

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-225026

(43)Date of publication of application : 17.08.1999

(51)Int.Cl. H03F 1/42
H03F 1/34
H03F 3/30

(21)Application number : 10-341209 (71)Applicant : HITACHI LTD
(22)Date of filing : 01.12.1998 (72)Inventor : SANO YUJI
TSURUGA SADAOK
KITO KOJI
OSAWA MICHITAKA

(54) WIDE-BAND AMPLIFIER CIRCUIT

(57)Abstract:

PROBLEM TO BE SOLVED: To output a large-amplitude wide-band signal without increasing power consumption by connecting the feedback impedance of an output signal to the low impedance terminal of an active element.

SOLUTION: By connecting the feedback impedance 7 to the emitter of a transistor 9 the output signal can be fetched by a normal phase from the collector of the transistor 9 as a wide-band current signal. Thereby in a low impedance terminal such as the emitter of the transistor 9 the increase of time constant by the effect of a variety of parasitic capacitance is suppressed. In addition a signal inputted to the base of the transistor 9 from a terminal 2 to the base of the transistor 9 is subtracted from a fed-back wide-band current signal to be fetched by a reverse phase from the collector of the transistor 9. Thereby by connecting the impedance 7 to an output point being high impedance furthermore widening of a band become possible.

CLAIMS

[Claim(s)]

[Claim 1] When using [** - SU or a gate of this transistor] the 2nd electrode collector or drain as the 3rd electrode for the 1st electrode emitter or source in an amplifying circuit containing the 6th transistor (9) Connect one terminal of

feedback impedance (7) to the 2nd electrode of said 6th transistor (9) that connected the 1st electrode to an input side (2) and while I will feedback impedance [said] (7) Accept it connects a terminal to an output side (5) and. A wide band amplifier circuit which connects also with an output side of inverting amplifier (143) connects an input side of said inverting amplifier (143) to the 3rd electrode of said 6th transistor (9) and is characterized by things (drawing 17).

[Claim 2] When using [**—SU or a gate of this transistor] the 2nd electrode collector or drain as the 3rd electrode for the 1st electrode emitter or source in an amplifying circuit containing the 6th transistor (9) Connect an input side (2) to the 2nd electrode of said 6th transistor (9) and connect one terminal of feedback impedance (7) and while I will feedback impedance [said] (7) Accept it connects a terminal to an output side (5) and. A wide band amplifier circuit which connects with an output side of inverting amplifier (143) connects the 3rd electrode of said 6th transistor (9) to an input side of said inverting amplifier (143) and is characterized by things (drawing 19).

[Claim 3] In an amplifying circuit where said inverting amplifier (143) includes a wide band amplifier circuit of a statement i.e. a push pull circuit next in the wide band amplifier circuit according to claim 2 It is attached to two transistors (373) the 3rd which constitutes this push pull circuit and the 4th When using [**—SU or a gate of this transistor] the 2nd electrode collector or drain as the 3rd electrode for the 1st electrode emitter or source Connect one terminal of a capacitor for peaking (70) to an input side (2) and connect a terminal of another side of this capacitor for peaking (70) to the 2nd electrode of the 3rd transistor (3) and. Other sides of said capacitor for peaking (70) are connected to the 2nd electrode of said 3rd transistor (3) and the 4th transistor (73) of reverse polarity A wide band amplifier circuit including a wide band amplifier circuit (drawing 10) which connects the 1st electrode of said 3rd transistor (3) and the 1st electrode of said 4th transistor (73) mutually and connects the 3rd electrode of said 3rd transistor (3) to an output side (5) (drawing 20).

[Claim 4] Feedback impedance (7) is connected between an input terminal of inverting amplifier (143) and an output terminal A wide band amplifier circuit connecting an output terminal of said inverting amplifier (143) to an output side via impedance conversion amplifier (CA) and changing considering an input terminal of said inverting amplifier (143) as an input side (drawing 22).

[Claim 5] When using [**—SU or a gate of this transistor] the 2nd electrode collector or drain as the 3rd electrode for the 1st electrode emitter or source in an amplifying circuit containing the 7th transistor (16) One terminal of feedback impedance (7) is connected to the 2nd electrode of said 7th transistor (16) that connected the 1st electrode to an input side (2) To the 3rd electrode of said 7th transistor (16) via inverting amplifier (143) Connect a terminal of another side of said feedback impedance (7) and an input terminal of impedance conversion amplifier (CA) is connected to a terminal of another side of said feedback impedance (7) A wide band

amplifier circuit which connects an output terminal of said impedance conversion amplifier (CA) to an output side (5) and is characterized by things (drawing 25).

[Claim 6] In an amplifying circuit containing the 8th transistor (16) and 9th transistor (35) When using [** -SU or a gate of this transistor] the 2nd electrode collector or drain as the 3rd electrode for the 1st electrode emitter or source Connect the 1st electrode of the 8th transistor (16) to an input side (2) connect the 1st electrode of said 8th transistor (16) and the 9th transistor (35) of reverse polarity to it and. Also connect one terminal of feedback impedance (7) and connect the 3rd electrode of said 8th transistor (16) and the 3rd electrode of said 9th transistor (35) mutually and. A terminal of another side of said feedback impedance (7) is also connected A wide band amplifier circuit which connects a Point of Interface of the 3rd electrode of said 8th transistor (16) the 3rd electrode of said 9th transistor (35) and a terminal of another side of said feedback impedance (7) to an output side (5) and is characterized by things (drawing 27).

[Claim 7] In an amplifying circuit containing the 8th transistor (16) and 9th transistor (35) When using [** -SU or a gate of this transistor] the 2nd electrode collector or drain as the 3rd electrode for the 1st electrode emitter or source Connect with an input side (2) and the 1st electrode of the 8th transistor (16) via the 1st DC coupling circuit (189) that comprises resistance etc. and between ** And an input side (2) Connect between ** with the 1st electrode of said 8th transistor (16) and the 9th transistor (35) of reverse polarity via the 2nd DC coupling circuit (187) that comprises resistance etc. and. Connect one terminal of feedback impedance (7) to an input side (2) and connect the 3rd electrode of said 8th transistor (16) and the 3rd electrode of said 9th transistor (35) mutually and. A terminal of another side of said feedback impedance (7) is also connected A wide band amplifier circuit which connects a Point of Interface of the 3rd electrode of said 8th transistor (16) the 3rd electrode of said 9th transistor (35) and a terminal of another side of said feedback impedance (7) to an output side (5) and is characterized by things (drawing 29).

[Claim 8] In an amplifying circuit containing the 8th transistor (16) and 9th transistor (35) When using [** -SU or a gate of this transistor] the 2nd electrode collector or drain as the 3rd electrode for the 1st electrode emitter or source Connect with buffer amplifier (BA) via the 1st DC coupling circuit (189) that comprises resistance etc. and between an input side (2) the 1st electrode of the 8th transistor (16) and ** And an input side (2) Connect between the 1st electrode of said 8th transistor (16) and the 9th transistor (35) of reverse polarity and ** with said buffer amplifier (BA) via the 2nd DC coupling circuit (187) that comprises resistance etc. and. Connect one terminal of feedback impedance (7) to an input side (2) and connect the 3rd electrode of said 8th transistor (16) and the 3rd electrode of said 9th transistor (35) mutually and. A terminal of another side of said feedback impedance (7) is also connected A wide band amplifier circuit which connects a Point of Interface of the 3rd electrode of said 8th transistor (16) the 3rd electrode of said 9th transistor (35) and a terminal of another side of said

feedback impedance (7) to an output side (5) and is characterized by things (drawing 30).

[Claim 9] A wide band amplifier circuit connecting a source (145) of signal current to said input side (2) in the wide band amplifier circuit according to claim 8 (drawing 31).

[Claim 10] A wide band amplifier circuit characterized by connecting with said input side (2) via the 10th transistor (184) that considered said source (145) of signal current as composition which grounds the 1st electrode in the wide band amplifier circuit according to claim 9 (drawing 32).

[Claim 11] A wide band amplifier circuit wherein said source of signal current is constituted with an integrated circuit (183) in the wide band amplifier circuit according to claim 10 (drawing 33).

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] Especially this invention is used for the television picture tube drive circuit which needs the output of a large amplitude broadband signal about a wide band amplifier circuit and relates to a suitable high power low-power-consumption amplifying circuit.

[0002]

[Description of the Prior Art] In recent years the frequency band of a television picture tube drive circuit is increasingly broadband-ized with high-resolution-izing of a display (display). In the computer display for CAD/CAM etc. a 50 to about 300-MHz zone is especially needed. About 30V and a color picture tube require about 50V with a monochrome television picture tube and the further large amplitude-ization is following the voltage swing of the driving signal with enlargement of the latest display screen.

[0003] As a result, large-sized Oshige quantification of increase of the power consumption of the above-mentioned drive circuit and the circuit component accompanying it poses a problem. In consideration of this problem, capacitive load driving circuits indicated to JP57-20724B such as the conventional television picture tube and a cathode-ray tube are shown in drawing 2.

[0004] In the conventional capacitive load driving circuit shown in drawing 2, the broadband signal added to the input terminal 2 from the signal source 1 is divided into a low-frequency component and a high frequency component, is amplified, and it has the composition of driving the capacitive load 6. The above-mentioned low-frequency component is amplified by the shunt feedback amplifying circuit which comprises the transistor 25 provided with the feedback path which comprises the input resistance 27, the feedback resistor 7, and the capacitor 28 for frequency characteristic compensation, controlling a temperature drift and distortion.

[0005] Here the power consumption of an amplifying circuit can also be controlled by suppressing the collector current of the transistor 4 which constitutes the current regulator circuit for bias. The above-mentioned high frequency component is amplified by the series feedback amplifying circuit which comprises the transistor 26 by which the capacitor 32 for peaking was connected with the feedback resistor 31. In that case the frequency component of above both is compounded in the emitter of the transistor 3 of common base composition and is sent to the output terminal 5.

[0006]

[Problem(s) to be Solved by the Invention] There is a problem that a broadband signal cannot be amplified even to signal amplitude big enough in the above-mentioned conventional technology. That is when even large amplitude amplified and takes a high frequency signal using the capacitive load driving circuit shown in drawing 2 the transistor 26 intercepts with the side effects by performing peaking using the capacitor 32 stopping the power consumption of a circuit and sufficient output swing is not obtained in many cases. Still more detailed explanation is added to below.

[0007] When an input signal falls it is necessary to discharge the capacitor 32 for peaking and it is necessary to make the voltage waveform of the emitter of the transistor 26 follow in footsteps of an input signal. However the maximum of the above-mentioned discharge current of the capacitor 32 for peaking is held down to the value of the bias current of the transistor 26. Therefore when an input signal falls between very short transition time with big amplitude in the state where the bias current of the transistor 26 was controlled in order to stop the power consumption of a circuit the capacitor 32 for peaking cannot be discharged and interception of the transistor 26 will be caused.

[0008] There is also a problem that the characteristic of an amplifying circuit deteriorates in conventional technology under the influence of the frequency characteristic of a return system. The stability of an amplifying circuit is spoiled by the influence of the phase retardation produced in a feedback circuit network and it may stop for example fully being able to secure a frequency band. When the frequency band of a feedback circuit network cannot fully be secured an excessive shot may be unable to be produced in the transient response of an amplifying circuit or it may stop fully being able to secure the frequency band of an amplifying circuit as well as the above.

[0009] The large amplitude broadband output ability of an amplifying circuit may be spoiled by the load effect of a feedback circuit network. Also in drawing 2 it originates in the parasitic capacitance and parasitic inductances of the feedback circuit element of the input resistance 27 the feedback resistor 7 and the capacitor 28 for frequency characteristic compensation or the transistor 25 and the above characteristic degradation is produced in an amplifying circuit. Although the capacitor 28 for frequency characteristic compensation is used for the transient response characteristic improvement of an amplifying circuit there is a problem that the

frequency band at the time of a large amplitude output narrows by the load effect to an amplifying circuit.

[0010]The purpose of this invention is to provide the wide band amplifier circuit in which the output of a large amplitude broadband signal is possible without increasing power consumption.

[0011]

[Means for Solving the Problem]Since the above-mentioned purpose is attained it is possible to connect a capacitor for peaking to the usual output side (in this case it does not use as an output side and is carrying out a side used for gain setting but) of a push pull circuit in a wide band amplifier circuit as the 1st means but. This is under application (Japanese Patent Application No. No. 236696 [04 to]) separately.

[0012]Next in a wide band amplifier circuit of this invention a feedback circuit network is constituted as the 2nd means for attaining the above-mentioned purpose by connecting feedback impedance of an output signal to a low impedance terminal of an active device. Feedback impedance is connected to an output signal primary detecting element which shows high impedance as the 3rd means. Then a distribution circuit of a current signal is connected to a driver element which constitutes a push pull circuit as the 4th means. And a part of another signal path is connected to an exchange earthing terminal of an active device connected to a signal path as the 5th means. Finally output resistance is connected with a peaking element via a capacitor as the 6th means.

[0013]

[Function]It has the above-mentioned operation to which the capacitor for peaking will improve the frequency characteristic of an amplifying circuit if the 1st means under application is separately described by reference. A push pull circuit promotes the charge and discharge of the above-mentioned capacitor for peaking. The desired end is attained by the above operation.

[0014]In the 2nd above-mentioned means concerning this invention feedback impedance has the operation which returns considering an output signal as a current signal. The active device which has a low impedance terminal to which impedance is connected crosses an output signal to the frequency range of a broadband and has the operation which returns to the input part of an amplifying circuit. The purpose of above-mentioned this invention is attained by constituting a feedback circuit network by above-mentioned feedback impedance and active device.

[0015]In the 3rd above-mentioned means the output signal primary detecting element which shows high impedance has the work which leads an output signal to detection terminals. It has the operation which returns an output signal to the input part of an amplifying circuit feedback impedance reducing the impedance of the above-mentioned output signal primary detecting element and controlling a damping time constant. The purpose of above-mentioned this invention is attained by the above operation.

[0016]In the 4th above-mentioned means the driver element which constitutes a push

pull circuit has the work which outputs a large amplitude broadband signal without increasing power consumption by operating complementarily. The distribution circuit of a current signal is crossed to the frequency range of the broadband from a dc component to a high frequency component and the above-mentioned driver element is driven by distributing a current signal. The purpose of above-mentioned this invention is attained by the above operation.

[0017] In the 5th above-mentioned means the active device connected to a signal path amplifies a signal. Another signal path has the operation which offsets the parasitism impedance of the active device connected to the above-mentioned signal path by connecting the part to the above-mentioned exchange earthing terminal. The purpose of above-mentioned this invention is attained by the above operation.

[0018] In the 6th above-mentioned means a peaking element has the operation which improves the frequency characteristic of an amplifying circuit. Output resistance has the operation as a dumping element of the work which determines the gain of an amplifying circuit and the above-mentioned peaking element. The above-mentioned capacitor connected between the above-mentioned peaking element and output resistance connects both in the frequency for which the above-mentioned dumping is needed. The purpose of above-mentioned this invention is attained by the above operation.

[0019] By the above operation the wide band amplifier circuit in which the output of a large amplitude broadband signal is possible can be provided without increasing power consumption.

[0020]

[Example] Drawing 1 is a circuit diagram showing the fundamental view of the wide band amplifier circuit of this invention. In drawing 1 the process of signal amplification can be considered as follows.

[0021] That is the voltage signal of the signal source 1 flows into the input terminal 2 of an amplifying circuit after being transformed into a current signal via the input impedance 8. Since it is thought that the current gain of the amplifying circuit which comprises the element after the transistor 9 is very large the above-mentioned input current signal is changed into the voltage signal again amplified via the feedback impedance 7 and is applied to the capacitive load 6 via the output terminal 5.

[0022] At this time an output voltage signal is changed into a feedback current signal via the feedback impedance 7 in the transistor 9 of common base composition it is deducted with the above-mentioned input current signal is carried out and is changed into an error voltage signal via the impedance 11. Reversal amplification is carried out by the transistor 12 of grounded emitter composition and this error voltage signal is added to the transistors 15 and 16 which constitute a single ended push pull circuit (it is hereafter described as SEPP).

[0023] Then the voltage of the above-mentioned error voltage signal is amplified via the transistors 3 and 4 of the common base composition which carries out push pull

operation complementarily and it turns into an output signal. In that case it cannot be overemphasized that the various synthetic impedance which comprises a passive component can be used for each of the in-series synthetic impedance of 18 and 20 and 21 which is each impedance 8 and 7 which constitutes a circuit and an input impedance of 111314 and a grounded base circuit.

[0024] For example the feedback impedance 7 may consist of in-series synthetic impedance of resistance and a coil in order to perform peaking to the high region of the frequency characteristic of an amplifying circuit. The network containing the parallel synthetic impedance of resistance and a capacitor can also constitute the feedback impedance 7 that delay of the transient response of the amplifying circuit under the influence of the thermal damping time constant of a transistor should be improved.

[0025] Then what is applied to the circuit shown in drawing 1 among each means for realizing this invention mentioned above is explained. It can be considered that the capacitor 21 which accomplishes the input impedance of the above-mentioned grounded base circuit is also a capacitor for peaking. Large amplitude broadband-ization of the output signal was obstructed by interception of the transistor 4 linked to the capacitor 21 in conventional technology.

[0026] However in this circuit a grounded base circuit is formed into push pull composition by using the transistor 22 and the charge and discharge of the capacitor 21 for peaking are promoted in spite of interception of the transistor 4. As bias conditions for the transistors 4 and 22 which can be set up according to the voltage source 23AB class operation which the transistor 4 does not intercept at the time of a low frequency signal input is preferred on circuit operation.

[0027] However if even the bias current course of the feedback impedance 7 which flows in toward the emitter of the transistor 9 by connecting the collector of the transistor 4 with the anode of the power supply 24 via resistance etc. is established arbitrary setting out of the B class C class operation etc. is possible. It has the operation which promotes the charge and discharge of the capacitor 21 for peaking also about the transistors 15 and 16 which constitute SEPP and can say that it is the same as that of the transistors 4 and 22 also about bias conditions.

[0028] Next one terminal of the feedback impedance 7 is connected to the emitter of the transistor 9 which is the low impedance terminal in which signal-level amplitude was stopped and as mentioned above the return signal is transmitted as a current signal. In a low impedance terminal since signal-level amplitude is stopped as mentioned above the bypass of the signal current to the parasitic capacitance of each element connected to this terminal and terminal is suppressed.

[0029] Therefore by transmitting a return signal as a current signal degradation of the frequency characteristic of the feedback circuit network under the influence of parasitic capacitance is suppressed and high power broadband-ization of an amplifying circuit can be attained. Since the damping time constant is reduced in the above-

mentioned low impedance terminal the feedback impedance 7 can be set as a value high enough and the load effect to an above-mentioned amplifying circuit can be inhibited.

[0030] Another terminal of the feedback impedance 7 is connected to the output signal primary detecting element (output terminal 5) which shows the high impedance which is a node of each collector of the transistors 3 and 4. By carrying out multiple connection of the feedback impedance 7 the impedance of the above-mentioned output signal primary detecting element is reduced. As a result the damping time constant of the above-mentioned output signal primary detecting element can be controlled the frequency band of the open loop gain of an amplifying circuit can be expanded and the surface smoothness of the frequency characteristic of a closed loop gain can be improved.

[0031] In the above the fundamental view of the wide band amplifier circuit of this invention was explained using drawing 1. After this various kinds of examples using each means for realizing this invention mentioned above are described in detail. In that case it is shown in the same component as what was shown in drawing 1 using the same numerals.

[0032] First the example of a circuit with few constituent children using the 1st above-mentioned means (it relates to the thing under application separately by above-mentioned Japanese Patent Application No. No. 236696 [04 to]) is shown in drawing 3 as a reference example. In drawing 3a dc gain becomes settled by the ratio of the emitter resistance 31 to the output impedance 33 and it is thought that a high frequency gain is set up by the ratio of the capacity value of the peaking capacitor 32 to the capacity value of the capacitive load 6. However when the amplitude of the input signal applied to the input terminal 2 from the signal source 1 becomes large or frequency becomes high the charge and discharge of the peaking capacitor 32 are checked by interception of the transistor 16 as mentioned above.

[0033] When the bias current of the transistor 16 is controlled in order to attain low power consumption of an amplifying circuit especially the interception tendency of the transistor 16 is promoted increasingly. In this above-mentioned example of a circuit by adding the transistor 15 the charge and discharge of the peaking capacitor 32 are promoted and high power broadband-ization of the amplifying circuit is attained by enabling powerful impression of emitter peaking.

[0034] In drawing 3 it is set as C class bias into which current does not flow through AB class bias and the transistor 15 into which bias current flows through the transistor 16 at the time of a non-signal unless signal amplitude etc. become above large to some extent. However if it is a range which can promote the charge and discharge of the peaking capacitor 32 between the bases of the transistors 15 and 16 the setting circuit of arbitrary bias voltage or bias current can be provided. It cannot be overemphasized that the arbitrary networks which inserted series resistance in it in order to suppress the peaking effect more than needed to the

peaking capacitor 32 and to attain stabilization to it can be used.

[0035]It cannot be overemphasized that it is also possible to establish a grounded base circuit in the collector of the transistor 16 to have cascode composition or to provide SEPP and an emitter follower circuit before the output terminal 5 in order to attain much more high power broadband-ization.

[0036]Probably in drawing 3 it will also be clear that a transistor can be transposed to field effect transistor FET (an MOS form or a junction type). Since the corresponding circuit diagram of the transistor of each polarity and field effect transistor FET was shown in drawing 4 please refer to it.

[0037]Then it is shown in drawing 4 by making into a reference example the circuit which improved the symmetry of the transient response of an amplifying circuit using the 1st above-mentioned means. In drawing 4 push pull-ization of an amplifying circuit is realized by driving SEPP which comprises the transistors 35 and 36 which make the capacitor 37 for peaking load via the coupling capacitor 34.

[0038]Therefore signal current can be outputted to the output terminal 5 from the collector of the transistor 35 and shortening of not only the falling time of output voltage but rise time is attained. The emitter resistance 39-42 of each transistor has the work which stops the instability of SEPP resulting from the capacitive load of the peaking capacitors 32 and 37 and the work which sets up the bias current of each transistor using the voltage of the bias voltage circuits 23 and 38.

[0039]Therefore the emitter resistance 39-42 can also carry out in-series insertion also of also connecting too hastily and deleting at the base side of each transistor. Similarly the bias voltage circuits 23 and 38 can also be short-circuited and deleted and it is also possible by connecting the emitter of the transistor 35 to the anode of the power supply 24 via resistance etc. to perform a bias set. If only it establishes a negative feedback course as shown in drawing 1 by securing the bias current of the transistor 35 etc. and attains stabilization of output voltage output impedance 33 resistance can be eliminated and circuit structure and load carrying capacity can be reduced.

[0040]It cannot be overemphasized that it can have cascode composition or SEPP and an emitter follower circuit can be provided before the output terminal 5 here like the reference example shown in drawing 3 either. The same effect is acquired also by connecting to the emitter of the transistor 16 one terminal of the coupling capacitor 34 connected to the base of the transistor 16.

[0041]Next it is further shown in drawing 5 drawing 6 and drawing 7 respectively by making into a reference example the circuit which reduced the number of circuit elements and realized the 1st above-mentioned means. The circuit diagram of drawing 8 showed these basic reference examples as a practical amplifying circuit.

[0042]In drawing 8 push pull output-ization of the amplifying circuit is attained by passing to the output terminal 5 via the transistor 4 of common base composition without throwing away directly into a grounding point the signal current

which flows into the collector of the transistor 15 which constitutes SEPP. Even if a transistor is newly connected to the transistor 4 and it does not constitute SEPP by constituting in this way the symmetry of the transient response of an amplifying circuit can be raised.

[0043] In the circuit of drawing 8 since the input signal just needs to drive single SEPP it can reduce the characteristic degradation of the input signal resulting from the internal impedance of the signal source 1. Here the bypass capacitor 50 is used for reduction of the drive impedance of the transistor 16 and the bias resistance 47 and the diodes 48 and 49 are used for the bias set of the transistors 15 and 16.

[0044] Therefore as for both ends being short-circuited and deleted using a diode in large numbers further the network which comprises the above-mentioned diodes 48 and 49 cannot be overemphasized. The transistor 3 serves as common base composition like the transistor 4 and constitutes the cascode circuit with the transistor 16. The bias resistance 51 and 53 and 29 and the diode 52 for temperature compensating set up the bias current of the transistor 4 and the capacitor 54 reduces earthing impedance.

[0045] The impedance 46 used in order to slush into the emitter of the transistor 4 the signal current which flows into the collector of the transistor 15 and the constant voltage circuit 45 can be transposed to various kinds of elements and circuits which were shown in drawing 9 respectively.

[0046] The constant voltage circuit which comprises the transistor 56 shown in (b) of the zener diode 55 shown in (a) of drawing 9 or the figure can be used for the constant voltage circuit 45 as an alternative circuit. the bypass capacitor 60 shown in (b) of the figure in the constant voltage circuit 45 — or it can transpose only to single elementssuch as resistance and a cell. Impedance 46 can be similarly made into the coil 63 shown in (d) of the current regulator circuit 61 shown in (c) of drawing 9 or the figure and the in-series synthetic impedance of the impedance 62. The peaking effect in suitable frequency can also be improved by using an impedance network as shown in (d) of drawing 9.

[0047] Then the basic circuit (skeleton) at the time of applying the wide band amplifier circuit (reference example) constituted using the 1st above-mentioned means to a television picture tube drive circuit is shown in drawing 10 and the practical circuit is further shown in drawing 11. In drawing 11 the output signal amplified using the voltage buffer 68 a grounded base circuit and SEPP is applied to the television picture tube 78 via a cathode current detecting circuit.

[0048] In an amplification process since utilizing the performance of an active device effectively generally and acquiring a good frequency characteristic uses the easy voltage buffer 68 and grounded base circuit the cost reduction of an amplifying circuit becomes easy. The circuit operation of this example of a circuit is explained in full detail below. Input signal voltages via the voltage buffer 68 which comprises low-power output impedance circuitssuch as an emitter follower circuit and SEPP it is

added to the impedance 72 the in-series synthetic impedance of the capacitor 71 for peaking and the impedance 69 and the parallel synthetic impedance of the capacitor 70 for peaking.

[0049] Another terminal of such synthetic impedance Since it is connected to the emitter of the transistors 4 and 3 of common base composition respectively the above-mentioned signal level flows into the output impedance 33 to which it was changed into current and the series connection of the peaking coil 74 was carried out and is outputted as a voltage signal amplified by the broadband. Even if bias current is reduced even if for low-electric-power-izing and interception of the transistors 3 and 4 is frequently repeated in the case of amplification the charge and discharge of the above-mentioned capacitors 70 and 71 for peaking are promoted by the effect of push pull operation with the added transistors 73 and 22.

[0050] The transistor 22 and the bias conditions of 43 and 73 are set to the emitter resistance 39-42 of each transistor and the diode 48 for temperature compensating by 4984 and 85. The capacitor 50 and 8386 and 54 are the bypass capacitors for impedance reduction of an exchange grounding point respectively. The bias conditions of the transistors 75 and 76 are similarly set up by the impedance 91 for bias the emitter impedance 95 and 96 and the diodes 90 and 92 for temperature compensating.

[0051] When using for a television picture tube drive circuit the above-mentioned emitter impedance 95 and 96 serves also as the work as a protective element at the time of the discharge in a pipe of the television picture tube 78. The above-mentioned cathode current detecting circuit which comprises the transistor 77 detects the terminal current of the cathode 79 equivalent to luminosity that the light emitting luminance of the television picture tube 78 should be controlled. The transistor 77 carries out voltage conversion of the cathodic current which flows into an emitter via the detection resistance 99 connected to the collector and outputs it to the detect output terminal 100 at the same time it transmits the above-mentioned output signal to the television picture tube 78 as an emitter follower circuit.

[0052] The capacitor 97 is a bypass capacitor with which the asymmetry of the transient response of the emitter follower circuit which comprises the transistor 77 is compensated. The diode 98 is a protective element which guarantees reverse pressure-proofing of the transistor 77. The impedance 101 is inserted in series between the parasitic capacitance of the transistor 77 and grounding and prevents the increase in the load carrying capacity of an amplifying circuit. The coil 102 and the dumping resistance 103 are the elements for series peaking and the impedance 104 is a protection circuit of the amplifying circuit to the above-mentioned discharge in a pipe.

[0053] The skeleton of another reference example at the time of applying the wide band amplifier circuit (reference example) constituted using the 1st above-mentioned means to a television picture tube drive circuit is shown in drawing 12 and the practical example of a circuit is shown in drawing 13. In drawing 13 by using current

mirror circuit CM1 and CM2 both ingredients supply the charge and discharge current which flows into the capacitor for peaking to a load side and the symmetry of the transient response of an amplifying circuit is improved as intelligibly shown by drawing 12.

[0054] In drawing 13 the input signal from the signal source 1 is applied to the transistors 15 and 16 which constitute SEPP via the transistors 109 and 110 which constitute an emitter follower circuit. In this case the transistors 109 and 110 which are heteropolarity mutually have a bias voltage source of the transistors 15 and 16 and the synthetic circuit with SEPP which comprises the transistors 15 and 16 is called a "diamond circuit" and is used abundantly.

[0055] The current component which flows into the transistor 15 among the charge and discharge currents which flow into the capacitor 32 for peaking. The base of the transistors 75 and 76 which constitute SEPP is supplied via the current mirror circuit by the side of the anode of the transistor 113. The current mirror circuit which comprises 114 and 115, the transistor 120 and the power supply 24 which comprises 121 and 122.

[0056] The current component which flows into the transistor 16 among the above-mentioned charge and discharge currents is complementarily supplied to the base of the transistors 75 and 76 to the collector current of the above-mentioned transistor 122. The voltage of the output terminal 5 is stabilized by controlling transistor 75 base voltage by negative feedback through the feedback impedance 7 and the input impedance 27.

[0057] By having used the current mirror circuit as mentioned above, the transient response characteristic of an output is improvable in the large frequency band through which the collector current of the transistor 15 flows. In that case, the increase in the power consumption by the above-mentioned charge and discharge current flowing also into the transistor 121 can be controlled by the impedance 116 which determines the input-and-output current ratio of each of above-mentioned current mirror circuits and the thing of 118, 123 and 125 for which a ratio is set up suitably respectively.

[0058] The resistance 126 is connected to the collector for the reduce power consumption of the transistor 120. The bypass capacitor 127 is added in parallel with the resistance 126 so that it may not have an adverse effect by a Miller effect on the base side of the transistor 120. The transistor 3 of common base composition and 4 and 119 serve to constitute the cascode circuit between the preceding paragraphs respectively and to suppress a Miller effect.

[0059] And cathodic current is detectable from the collector current of the transistor 76 in which bias was carried out to AB class by the diode 90 from the terminal 100 via the resistance 99. The capacitor 128 is the same bypass capacitor as above 127. The frequency band of an amplifying circuit is expandable by adding the in-series synthetic circuit of the resistance 105 and the capacitor 106 in parallel with the

above-mentioned input impedance 27. In drawing 13 the base resistance 93 and 94 of each transistor 107 and 108 111 and 112 are stabilizing resistance which stops parasitic oscillation.

[0060] In the above by promoting the charge and discharge of the capacitor for peaking using a push pull circuit explained the reference example which attained broadband-ization. However in applying each capacitor for peaking mentioned above to the high frequency signal which results also in 100 MHz or increasing capacity value that it should apply to the capacitive load driving circuit of a high gain the series resonance of the element itself poses a problem. It is because it will originate in sudden change of the frequency characteristic in resonance frequency order and distortion will be produced in a signal wave form.

[0061] The example of a capacitor suitable as a capacitor for peaking used for the above-mentioned reference example is shown in drawing 14. By using the circuit shown in (a) of drawing 14 the parallel synthetic capacity between the terminals 129 and 130 produced by carrying out multiple connection of the capacitors 131-133 of the high small capacity of two or more series resonating frequencies can be used as the above-mentioned capacitor for peaking.

[0062] The fixing metal of the feedthrough capacitor 134 shown in (b) of drawing 14 can be used as the above-mentioned capacitor for peaking by connecting the lead connectors 136 and 137 with the terminal 129 too hastily and connecting with the terminal 130. Saying [feedthrough capacitor] makes a pipe penetrate a lead and it gives capacity between the lead and pipe.

[0063] Generally by reduction of leads although a feedthrough capacitor shows the feature that a series resonating frequency is very high it can raise resonance frequency further by short-circuiting a lead as illustrated. Which terminal by the side of a lead terminal and fixing metal may be used for the exchange grounding point side.

[0064] As parallel synthetic capacity may be used as shown in (a) of drawing 14 and shown in (c) of below-mentioned drawing 14 and (d) the further high-frequency-izing is also possible. A feedthrough capacitor is transposed to 3 terminal capacitor and resonance frequency can be raised also when two terminal circuits which short-circuited between the terminals which have flowed similarly are used as a capacitor for peaking to a feedthrough capacitor.

[0065] Next in order to make it operate as a peaking capacitor effectively to near the series resonating frequency as shown in (c) of drawing 14 the series resistance 139 can be inserted and the influence of resonance can be suppressed. In order to perform peaking still more effectively to high frequency as shown in (d) of drawing 14 the capacitor 142 whose resonance frequency is higher than the capacitor 140 is added in parallel.

[0066] Between one [through which a feedthrough capacitor flows] terminal of a one terminal pair network and terminals other than the flowing above-mentioned one terminal pair network (c) of above-mentioned drawing 14 and the circuit of (d) -- or a

capacitor is connected and also when the capacity between another terminal of the above-mentioned one terminal pair network and terminals other than the flowing above-mentioned one terminal pair network is used as a peaking capacitor the same effect as the above is acquired.

[0067] The example of the peaking capacitor in this case is shown in drawing 15. Since drawing 16 is also a circuit diagram showing another example of a peaking capacitor please refer to it. TEC shows 3 terminal capacitor by drawing 16.

[0068] Based on the above by connecting feedback impedance to the low impedance terminal of an active device shows one example of this invention whose return to a broadband was enabled by making an output signal into a current signal to drawing 17 using the 2nd above-mentioned means.

[0069] In drawing 17 it can take out from the collector of the transistor 9 by a non-inverter by making an output signal into a broadband current signal by connecting the feedback impedance 7 to the emitter of the transistor 9. In a low impedance terminal like the emitter of the transistor 9 this is because increase of the damping time constant under the influence of various kinds of parasitic capacitance is suppressed.

[0070] The signal inputted into the base of the transistor 9 from the terminal 2 is deducted from the above-mentioned broadband current signal which returned is carried out and can be taken out from the collector of the transistor 9 to an opposite phase. The composite signal acquired from the collector of the transistor 9 is amplified with the inverting amplifier 143 and is outputted from the terminal 5.

[0071] In the case of the dynamic load form that the output form of the inverting amplifier 143 comprises only the push pull circuit by a complementary-type active device especially without using output resistance this example is preferred. It is because the further broadband-ization is also attained by connecting the feedback impedance 7 at the output point which became high impedance by considering it as dynamic load form so that it may mention later.

[0072] Next the example which realized the 2nd above-mentioned means shown in drawing 17 using the inverting amplifier provided with the push pull circuit is shown in drawing 18. In drawing 18 inverting amplifier comprises a common-emitter circuit which comprises the transistors 16 and 35 by which cross coupling was carried out via the capacitor 34 in the base and is outputted from the terminal 5 via SEPP to which the output changes from the transistors 75 and 76.

[0073] In that case an output is stabilized by the negative feedback through the feedback impedance 7. Are attaining broadband-ization so that the node of the feedback impedance 7 for output voltage detection may be provided in the collector of the transistor 35 and may be later mentioned in drawing 18 but. If it is a part where output voltage appears an emitter the terminal 5 etc. of the transistor 75 are possible for the node of the feedback impedance 7.

[0074] The voltage gain of the whole circuit can be made to increase by newly adding the impedance for signal current enhancement among parts other than the node of

the feedback impedance 7 for the above-mentioned output voltage detection called an emitter exchange grounding point etc. of the transistor 9. Since the base of the transistors 75 and 76 is driven powerfully the bypass capacitor 144 supplies signal current without passing the bias impedance 91.

[0075] Then the example which enables further broadband-ization using the 2nd above-mentioned means is shown in drawing 19. In drawing 19 the current signal is inputted into the low impedance terminal of the active device 9 to which the feedback impedance 7 is connected via the terminal 2 from the source 145 of signal current. By considering it as current input form a frequency band [in / for the features that a damping time constant is small in the above-mentioned low impedance terminal / a signal input route] is also expandable.

[0076] In drawing 19 since the transistor 9 is used by common base form the influence of a Miller effect which appears in the input terminal 2 can be suppressed. As shown in drawing 19 it cannot be overemphasized that the signal source 147 using the source 1 of a signal level is applicable to the signal source 146 using the source 145 of signal current by carrying out in-series insertion of the input impedance 8 for voltage to current conversion in consideration of signal source impedance. It cannot be overemphasized that the circuit of arbitrary methods can be applied to the inverting amplifier 143 either.

[0077] Various kinds of peaking is performed to the example shown in drawing 19 the skeleton of the example enabling further broadband-ization is shown in drawing 20 and the practical circuit is shown in drawing 21. In drawing 20 143 is inverting amplifier and comprises inverting amplifier including the circuit shown in drawing 10.

[0078] In drawing 21 like operation of the circuit shown in drawing 1 after current conversion of the input signal is carried out to the transistor 148 via the input impedance 8 inverse transformation is carried out to the voltage amplified by the negative feedback operation of latter amplifier via the feedback impedance 7 and it is outputted to it.

[0079] Various kinds of illustrated peaking is explained. A high region carries out frequency component enhancement of the capacitor 149 and the resistance 150 in the case of the above-mentioned current conversion and the coil 152 is a shunt-peaking element for suppressing the band deterioration resulting from the parasitic capacitance of the transistor 9 and 12 grades. Similarly the capacitors 21 and 138 and 159 are peaking capacitors. The coils 166 and 168 and the dumping resistance 167 and 169 are the series-peaking elements for suppressing the band deterioration resulting from the parasitic capacitance of the transistors 75 and 76.

[0080] Next various kinds of diodes for bias are explained. While the diode 153 is an object for the bias of the transistor 12 by using the bypass capacitor 154 together it reduces a damping time constant by resistance control of the resistance 11 and is effective in attaining broadband-ization. The zener diode 155 grounds the base of the transistor 9 in exchange by an interaction with the bypass capacitor 157. The diodes

160–162 carry out bias of the transistors 15 and 16 to AB class by an interaction with the bypass capacitor 163.

[0081]By sending sufficient bias current for the transistors 15 and 16 which constitute SEPP switching of both transistors is accelerated and improvement in the driving ability of the latter common base transistors 3 and 4 is aimed at. The transistor 4 is made into AB class and bias of the transistor 22 is carried out to C class by work of the diodes 84 and 85 and the bias resistance 170.

[0082]The common base transistor 22 promotes the charge and discharge of the peaking capacitor 21 as mentioned above and it makes strong peaking possible. The bypass capacitors 54 and 86 ground a transistor in exchange. The diodes 90 and 92 and the bias resistance 91 carry out bias of the transistors 75 and 76 to AB class as mentioned above.

[0083]Then the skeleton of the example of this invention using the 3rd above-mentioned means which connected feedback impedance to the output signal primary detecting element which shows high impedance is shown in drawing 22 and the practical circuit is shown in drawing 23. In drawing 22 CA is impedance conversion amplifier and comprises the transistors 75 and 76 in drawing 23 the resistance 95 and 96 etc.

[0084]In drawing 23 an output signal appears and the feedback impedance 7 is connected to the Point of Interface of the collector of the transistors 16 and 35 in which high impedance is shown and the output impedance of the terminal 5 is reduced via SEPP which comprises the transistors 75 and 76.

[0085]In the conventional amplifying circuit after eliminating the above-mentioned feedback impedance 7 as shown in the dashed line wiring in drawing 23 in order to suppress the load effect of feedback impedance it was common to have connected the feedback impedance 174 to the output terminal 5 of low impedance. However under the influence of a very large damping time constant [in / in the frequency characteristic of the open loop gain of an amplifying circuit / the output point] when it leaves the output point which shows high impedance like before as shown in the solid line 175 of (a) of drawing 24 the gain of a low frequency area will increase superfluously.

[0086]Thus as shown in the dashed line 176 of (a) of drawing 24 suppressing the increase in the low frequency area of a closed loop gain even if I will perform negative feedback how and I will attain flattening of a gain when the difference of elevation of an open loop gain is remarkable and large cannot be finished. However the frequency characteristic of the open loop gain at the time of connecting feedback impedance like the example of this invention at the output point which shows high impedance Since the damping time constant in the output point is moderately reducible as shown in the solid line 177 of (b) of drawing 24 the gain of a low frequency area can be controlled in a necessary minimum size.

[0087]Therefore by performing negative feedback and attaining further flattening of a

gain as shown in the dashed line 178 of (b) of drawing 24 flattening of the frequency characteristic of a closed loop gain is carried out and broadband-ization of an amplifying circuit of it is attained.

[0088] Although the output impedance of the terminal 5 is reduced in drawing 23 using SEPP which comprises the transistors 75 and 76 Even if it does not use above SEPP in this invention it cannot be overemphasized that it can apply if it is buffer amplifiers such as an emitter follower which has a current amplification operation. Before connecting feedback impedance without using the means equivalent to the above-mentioned buffer amplifier the above-mentioned output point which showed high impedance may be directly connected to the output terminal 5. In that case the output impedance of an amplifying circuit is reduced in an operation of negative feedback.

[0089] The example of a circuit which connected feedback impedance was already shown to the output signal primary detecting element which shows high impedance as mentioned above also in drawing 13 drawing 18 and drawing 21. This invention is applied and the skeleton of the example of the non-inverter amplifier which strengthened peaking is shown in drawing 25 and the practical circuit is shown in drawing 26. In drawing 25 CA is impedance conversion amplifier and 143 is inverting amplifier.

[0090] In drawing 26 since series feedback is given to the emitter of the transistor 16 via the feedback impedance 7 the input impedance of an amplifying circuit can be made high. There is work which restricts a frequency band for stabilization of negative feedback in the capacitor 21.

[0091] The dc gain of this example becomes settled by the resistance ratio of the resistance 179 and the feedback impedance 7. It is used like the capacitor 37 and the element which the coils 166 and 168 also mentioned above for peaking.

[0092] Then the skeleton of the example which enabled broadband-ization depending especially which transmits a current signal by push-pull form from a direct-current field is shown in drawing 27 using the circuitry of a small element number and the practical circuit is shown in drawing 28.

[0093] In drawing 28 the signal level which appeared in the input terminal 2 is applied to the base of the transistor 16 from a direct-current field and it is added also to the base of the transistor 35 via the impedance 181 and push pull operation is attained only by using two elements of an output transistor.

[0094] In this case it is thought that the current component of an input signal carries out a diversion of river to each base of the transistors 16 and 35 via an impedance network. By passing the bypass capacitor 34 the high frequency component of the above-mentioned signal level which appeared in the input terminal 2 is emphasized rather than the above-mentioned dc component and is added to the base of the transistor 35.

[0095] The base driver voltage of the above-mentioned output transistors 16 and 35

does not wear amplitude limiting like [in case an input signal is a voltage signal]. Therefore the gain frequency bandwidth product of the open loop gain of a circuit increases. As a result voltage conversion of the current signal from the source 145 of signal current is carried out to a broadband via the feedback impedance 7 and it appears in the output terminal 5. It cannot be overemphasized that it can delete although the capacitors 32 and 37 are the elements for peaking. Similarly even if it deletes the bypass capacitor 34 it cannot be overemphasized that the effect of this invention is acquired either.

[0096] As shown in drawing 19 the source 145 of signal current can also transpose an input impedance to the source of a signal level connected in series. The skeleton of the practical example which enabled further broadband-ization is shown in drawing 29 drawing 30 drawing 31 drawing 32 and drawing 33 and by transmitting a current signal by push-pull form efficiently from a direct-current field to a high frequency region shows those practical circuits to drawing 34. In drawing 33 183 shows an integrated circuit.

[0097] In drawing 34 the power supply 10 inputs into an amplifying circuit part with high power supply voltage the voltage signal inputted into the terminal 191 of the integrated circuit 183 of the low voltage in comparison via the common base transistor 184 after changing into a current signal. Therefore by making the transistor 184 intervene between high-tension parts destruction by excess of withstand voltage is reliable and the easy integrated circuit 183 grade of wide band characteristic realization can be used.

[0098] In an amplifying circuit part the above-mentioned current signal is changed into an output voltage signal via the feedback impedance 7 like drawing 28. SEPP which comprises the transistors 185 and 186 so that the feedback impedance 7 may be supplied efficiently is used without wasting the above-mentioned current signal as base drive currents of the output transistors 16 and 35 which increase by high frequency in that case.

[0099] In order to set up the bias of above SEPP the diodes 48 and 49 and the resistance 198 and 199 are used and the capacitor 50 is used in order to obtain the bias voltage which bypassed the above-mentioned signal current and was stabilized. Each base driver voltage of the output transistors 16 and 35 has been obtained by carrying out the partial pressure of the output voltage of SEPP which comprises the transistors 185 and 186 via the impedance 180 and 187 and 182 and 189.

[0100] The bypass capacitors 188 and 190 reinforce the above-mentioned base driver voltage in high frequency. It cannot be overemphasized that they are the resistance 195 and 196 by which in-series insertion is carried out at the base of each transistor and the stabilizing resistance for the prevention from an oscillation of 197 11220093 and 94.

[0101] Next the example which enables application of the "diamond circuit" shown also in above-mentioned drawing 13 to a broadband signal is shown in drawing 35. While

the transistors 202 and 203 in drawing 35 are emitter follower circuits which drive SEPP which comprises the latter transistors 75 and 76 they have work of the bias setting circuit of the transistors 75 and 76.

[0102] However the sum of the parasitic capacitance between each base collectors of the transistors 109 and 110 which constitute the emitter follower circuit of the preceding paragraph shown in drawing 13 in the conventional "diamond circuit" serves as input capacitance. In high frequency high input impedance required originally as buffer amplifier is no longer obtained.

[0103] are comparatively alike and when load becomes heavy it becomes impossible to secure sufficient frequency band in many cases in the case of the circuit where output impedance is high that the preceding paragraph of a "diamond circuit" is especially represented by dynamic load form. In drawing 35 in which this example is shown high input impedance required originally as buffer amplifier is secured by connecting to the output of latter SEPP each collector of the transistors 202 and 203 which constitute the emitter follower circuit of the preceding paragraph.

[0104] That is by adding a signal almost equal to the signal inputted into the base to the collector of the transistor which constitutes the emitter follower circuit of the preceding paragraph the current which flows into the parasitic capacitance between those base collectors is controlled and input capacitance is reduced. As a feature of the example shown in drawing 35 bias of the latter SEPP can be carried out to the A class or AB class sufficient bias current for the composition transistors 75 and 76 can be sent by operation of the voltage source 201 for bias and the emitter resistance 95 and 96 and it is that the formation of a high-speed broadband is possible.

[0105] The polarity of the voltage source 201 for bias can be reversed conversely bias of the latter SEPP can be carried out to the C class and the power consumption of a circuit can also be reduced. In order to attain the precision improvement and stabilization of the above-mentioned bias set it is preferred to carry out bias of the transistors 202 and 203 according to the constant current sources 204 and 205 as illustrated. However it cannot be overemphasized that the replacement to the impedance of resistance or others is possible for the above-mentioned constant current sources 204 and 205.

[0106] So that the reverse voltage exceeding pressure-proofing may not be impressed between the transistor 75 and the base emitter of 76 202 and 203 at the time of the discharge in a pipe of the television picture tube of load etc. at the time of large amplitude operation and an electrostatic discharge. It cannot be overemphasized that the parallel addition of the protective diode can be carried out between the base emitters of each transistor either.

[0107] Since it is modification of the example of drawing 35 please refer to drawing 36. Next the example which applied the "diamond circuit" of this invention to the buffer amplifier of the tail end of an amplifying circuit is shown in drawing 37.

[0108] Also in drawing 37 the current signal inputted into the terminal 2 is changed into

an output voltage signal via the feedback impedance 7 by negative feedback operation of a circuit. Each collector of the transistors 202 and 203 which constitute the emitter follower circuit of the preceding paragraph also in drawing 37 is connected to the emitter of the transistors 76 and 75 which are the outputs of latter SEPP respectively.

[0109]The feature of the example shown in drawing 37 is improving the driving ability of the transistors 76 and 75 which constitute latter SEPP by connecting each emitter of the transistors 202 and 203 via the capacitor 206. Both fall with the time of the standup of an output voltage signal and sometimes drive the base of the transistors 76 and 75 with the transistors 203 and 202 respectively.

[0110]The oscillation by having combined the emitter of the transistors 202 and 203 is suppressed by carrying out the series connection of the stabilizing resistance 207 to the capacitor 206. Similarly the base resistance 212 and 213 also suppresses the oscillation of the transistors 202 and 203. Like the explanation about the example shown in drawing 35 the diodes 210 and 211 are used in order to protect the transistors 202 and 203. It cannot be overemphasized that the resistor for bias 91 of the transistors 76 and 75 which constitute latter SEPP can be transposed to constant voltage elements and circuitssuch as a diode or a bypass capacitor can be added in parallel either.

[0111]Since it is a circuit diagram showing the skeleton of the example of drawing 37 please refer to drawing 38. Then the example of the "diamond circuit" of possible this invention of the further broadband-izing is shown in drawing 39.

[0112]In drawing 39 between the bases of the transistors 202 and 203 which constitute the emitter follower circuit of the preceding paragraph can be connected without passing the voltage source for bias. Therefore since the element number connected to the input terminal of a "diamond circuit" is reducible to the maximum extent high input impedance required originally as buffer amplifier is obtained.

[0113]Further broadband-ization can be attained by moreover using the single peaking circuit which comprises the coil 214 and the dumping resistance 215. To each collector of the transistors 202 and 203 which constitute an emitter follower circuit. The increase in an input impedance is aimed at by adding a signal almost equal to an input via the bypass capacitor 220 the transistor 221 and the bypass capacitor 217 and the transistor 218.

[0114]By sending the current of the current sources 204 and 205 through each of the impedance 216 and 219 for bias and setting the bias voltage between the base collectors of the transistors 202 and 203 as it is in that case While preventing the saturation of the transistors 202 and 203 high frequency-ization of reduction of the parasitic capacitance itself and transient frequency is attained. If even bias current can be sent arbitrary elements and circuitssuch as resistance can be substituted for the above-mentioned current sources 204 and 205.

[0115]Similarly if the impedance 216 and 219 for bias can also generate bias

voltage elements and circuits where a diode voltage source circuit etc. are arbitrary can be substituted. It cannot be overemphasized by connecting to one of the bases of the transistors 218 and 221 each base of the transistors 75 and 76 which constitute latter SEPP respectively that the bias current of the above-mentioned transistors 75 and 76 can be set up arbitrarily.

[0116] The example of the "diamond circuit" of this invention which enabled further high-speed broadband-ization is shown in drawing 40. In this example the driving ability of load is improved by boiling each emitter of the transistor which constitutes the emitter follower circuit of the preceding paragraph among the transistors which constitute latter SEPP respectively and connecting with the base of the element of like-pole nature.

[0117] The emitter of the transistors 202 and 203 which constitute the emitter follower circuit of the above-mentioned preceding paragraph in drawing 40 is connected to the transistors 76 and 75 of like-pole nature via the coupling capacitors 222 and 223 at each. Since each base resistance 94 and 93 is stabilizing resistance like **** it is held down to the value low in comparison. In 2 sets of above-mentioned like-pole nature transistors 202 and 76 by which cascade connection was carried out and 203 and 75 the driving speed of load can be raised to the maximum by rising to each with the time of falling of a signal level and sometimes increasing both emitter current in a forward direction.

[0118] Here the combination between the emitters of the transistors 202 and 203 can be controlled by making the impedance 224 and 225 for direct-current transfer intervene without interfering with latter driving ability. Since the element number connected to an input terminal also in this example is reducible like the example shown in drawing 39 to the maximum extent high input impedance required originally as buffer amplifier is obtained.

[0119] It cannot be overemphasized that the impedance 216 and 226 and 219 and 227 are used for bias current setting out of the transistors 75 and 76 and collector bias voltage setting out of the transistors 203 and 202. It cannot be overemphasized that the bypass capacitors 217 and 220 can be deleted either.

[0120] In drawing 40 remove the collector of the transistor 202 from the emitter of the transistor 76 and it connects with exchange grounding pointssuch as a grounding point Even if the collector of the transistor 203 is removed from the emitter of the transistor 75 and it connects with exchange grounding pointssuch as the anode of the power supply 24 it cannot be overemphasized that the above-mentioned high speed effect is acquired. Drawing 41 is a circuit diagram showing this example. Since it is a circuit diagram showing the skeleton of the example of drawing 39 please refer to drawing 42.

[0121] The example of this invention which finally uses the series parallel peaking circuit which used the coil is shown in drawing 44 and drawing 45 at each. The feature of this example is that it enabled broadband-ization because it is made to perform

conventionally dumping performed by newly adding the resistance accompanied by power consumption using the existing output resistance via a capacitor.

[0122] Although drawing 43 is a circuit diagram showing the conventional grounded emitter amplifying circuit the output frequency zone of this grounded emitter amplifying circuit is restricted by being in inverse proportion to the damping time constant of the output side which can be found from the capacity by the side of the collector of the transistor 16 containing the output resistance 33 and the load carrying capacity 6. Then it was conventionally common to have inserted as the coil 74 for shunt peaking which produces parallel resonance between the above-mentioned collector side capacity that the above-mentioned output frequency zone should be expanded and the coil 102 for series peaking which produces series resonance were illustrated.

[0123] Once removing the coil 102 for series peaking from the circuit in a figure it can connect the collector of the transistor 16 to the terminal of a direction which is not connected to the output resistance 33 of the coil 74 and can also carry out in-series insertion between the collector of the transistor 16 and the output terminal 5.

Although what is necessary is just to adjust inductance in order that dumping by the output resistance 33 may work naturally to resonance of the above-mentioned coil 74 when attaining flattening of the frequency characteristic of an amplifying circuit it is necessary to add the dumping resistance 103 in parallel to the coil 102.

[0124] However when flattening of the above-mentioned frequency characteristic and zone expansion are reconciled Q of resonance cannot be reduced from the influence of the resonance energy expenditure in the above-mentioned resistance 103 and an output frequency zone cannot fully be expanded. In the example of this invention shown in drawing 44 multiple connection of the capacitor 228 for combination is carried out between the terminals of the direction where interconnection of the above of the mutually connected coil 74 for shunt peaking and the coil 102 for series peaking is not carried out.

[0125] Since the output resistance 33 can be used together also to dumping of the above-mentioned series resonance in addition to the ability to send the output signal current of the transistor 16 through the existing output resistance 33 via the capacitor 228 broadband-ization is attained in this example. Like the case of drawing 43 once removing the coil 102 for series peaking from the circuit in a figure it connects the collector of the transistor 16 to the terminal of a direction which is not connected to the output resistance 33 of the coil 74 In-series insertion can also be carried out between the collector of the transistor 16 and the output terminal 5.

[0126] Also in this case the same effect as the above is acquired by carrying out multiple connection of the capacitor 228 for combination between the terminals of the direction where interconnection of the above of the mutually connected coil 74 for shunt peaking and the coil 102 for series peaking is not carried out.

[0127] In addition to the circuitry shown in drawing 44 another coil for series peaking

can be inserted in series between the node of the coils 74 and 102 and the output terminal 5. In that case it is equivalent to dividing the coil for series peaking and optimization of peaking corresponding to the ratio of the parasitic capacitance and load carrying capacity by the side of the collector of the transistor 16 is attained.

[0128] Even if it inserts in the latter part of the transistor 16 the common base transistor 3 which grounds a base in exchange and inputs a signal into an emitter so that drawing 45 may see it is not necessary to say that the same effect is acquired.

[0129] In the example of drawing 27 drawing 46 should cover the circumference of a wide band amplifier circuit by conductor board LP gas and since it is a circuit diagram showing the example which controlled the spurious radiation from a wide band amplifier circuit refer to it for it.

[0130] As mentioned above although the transistor was used for the active device and the example has been described it cannot be overemphasized that arbitrary active devices such as semiconductor devices such as FET and a vacuum tube can also be applied. It cannot be overemphasized that the polarity of each active device a voltage source and a current source can also be reversed either.

[0131] When a television picture tube is assumed for load a monochrome display and a projected type display Use of arbitrary display devices such as a monochromatic tube used for an oscilloscope a color picture tube which is used for a color display etc. and has two or more driving electrodes or a plasma display panel and a liquid crystal display panel is possible.

[0132] As a driving electrode all kinds of electrode into which the signal of a cathode each grid an anode etc. etc. is inputted can be considered. Application to the arbitrary digital disposal circuits handling the general broadband signal amplifying circuit which drives not only a television picture tube but arbitrary load or a signal is possible for the example of this invention.

[0133]

[Effect of the Invention] As stated above according to this invention the wide band amplifier circuit in which the output of a large amplitude broadband signal is possible can be provided without increasing power consumption. therefore the thing for which this invention is used -- an about 300 MHz from 50 MHz of zones applicable to the KOMPYUTA display for CAD/CAM etc. and the output swing 30V to about [50V] broadband -- a large amplitude television picture tube drive circuit is realizable according to the small-scale circuit form which stopped power consumption. Therefore it becomes easy to cover and cover with the shield plate of the whole amplifying circuit and reduction of spurious radiation can be aimed at.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is a circuit diagram showing the fundamental view of the wide band amplifier circuit of this invention.

[Drawing 2] It is a circuit diagram showing the conventional capacitive load driving circuit.

[Drawing 3] It is a circuit diagram showing the reference example of this invention.

[Drawing 4] It is a circuit diagram showing other reference examples of this invention.

[Drawing 5] It is a circuit diagram showing another basic reference example of this invention.

[Drawing 6] It is a circuit diagram showing other basic reference examples of this invention.

[Drawing 7] It is a circuit diagram showing another basic reference example of this invention.

[Drawing 8] It is a circuit diagram showing the practical reference example of this invention.

[Drawing 9] It is a circuit diagram showing various kinds of elements and circuits which can be used for the reference example of this invention.

[Drawing 10] It is a circuit diagram showing the skeleton of the reference example of further others of this invention.

[Drawing 11] It is a circuit diagram showing the practical reference example of this invention. .

[Drawing 12] It is a circuit diagram showing the skeleton of another example of this invention.

[Drawing 13] It is a circuit diagram showing the practical reference example of this invention.

[Drawing 14] It is a circuit diagram showing the example of the capacitor for peaking used in the wide band amplifier circuit as a reference example of this invention.

[Drawing 15] It is a circuit diagram showing the example of another capacitor for peaking used in the wide band amplifier circuit as a reference example of this invention.

[Drawing 16] It is a circuit diagram showing the example of other capacitors for peaking used in the wide band amplifier circuit as a reference example of this invention.

[Drawing 17] It is a circuit diagram showing one example of this invention.

[Drawing 18] It is a circuit diagram showing the practical example of this invention.

[Drawing 19] It is a circuit diagram showing one another example of this invention.

[Drawing 20] It is a circuit diagram showing the skeleton of other examples of this invention.

[Drawing 21] It is a circuit diagram showing the practical example of this invention.

[Drawing 22] It is a circuit diagram showing the skeleton of another example of this invention.

[Drawing 23] It is a circuit diagram showing the practical example of this invention.

[Drawing 24] It is a characteristic figure showing the effect of the example of this invention.

[Drawing 25] It is a circuit diagram showing the skeleton of other examples of this invention.

[Drawing 26] It is a circuit diagram showing the practical example of this invention.

[Drawing 27] It is a circuit diagram showing the skeleton of another example of this invention.

[Drawing 28] It is a circuit diagram showing the practical example of this invention.

[Drawing 29] It is a circuit diagram showing the skeleton of the example of further others of this invention.

[Drawing 30] It is a circuit diagram showing the skeleton of the example of further others of this invention.

[Drawing 31] It is a circuit diagram showing the skeleton of the example of further others of this invention.

[Drawing 32] It is a circuit diagram showing the skeleton of the example of further others of this invention.

[Drawing 33] It is a circuit diagram showing the skeleton of the example of further others of this invention.

[Drawing 34] It is a circuit diagram showing the practical example of this invention.

[Drawing 35] It is a circuit diagram showing the skeleton of another example of this invention.

[Drawing 36] It is a circuit diagram showing the skeleton of another example of this invention.

[Drawing 37] It is a circuit diagram showing the skeleton of the practical example of this invention.

[Drawing 38] It is a circuit diagram showing the skeleton of another example of this invention.

[Drawing 39] It is a circuit diagram showing the practical example of this invention.

[Drawing 40] It is a circuit diagram showing the practical example of this invention.

[Drawing 41] It is a circuit diagram showing the skeleton of still another example of this invention.

[Drawing 42] It is a circuit diagram showing the skeleton of still another example of this invention.

[Drawing 43] It is a circuit diagram showing the conventional grounded emitter amplifying circuit.

[Drawing 44] It is a circuit diagram showing the example of this invention.

[Drawing 45] It is a circuit diagram showing the example of this invention.

[Drawing 46] It is a circuit diagram showing other examples of this invention.

[Drawing 47] It is a circuit diagram showing the corresponding circuit of the transistor of each polarity and FET.

[Description of Notations]

1 [-- An output transistor (PNP)5 / -- An output terminal6 / -- Load carrying capacity7 / -- Feedback impedance.] -- The source of a signal level2 -- An input terminal3 -- An output transistor (NPN)4

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-225026

(43) 公開日 平成11年(1999) 8月17日

(51) Int.Cl.⁸

識別記号

F I

H 0 3 F 1/42
1/34
3/30

H 0 3 F 1/42
1/34
3/30

審査請求 有 請求項の数11 O L (全 21 頁)

(21) 出願番号 特願平10-341209
(62) 分割の表示 特願平4-236696の分割
(22) 出願日 平成4年(1992) 9月4日

(71) 出願人 000005108
株式会社日立製作所
東京都千代田区神田駿河台四丁目6番地
(72) 発明者 佐野 勇司
神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所映像メディア研究所内
(72) 発明者 鶴賀 貞雄
神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所映像メディア研究所内
(72) 発明者 木藤 浩二
神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所映像メディア研究所内
(74) 代理人 弁理士 並木 昭夫

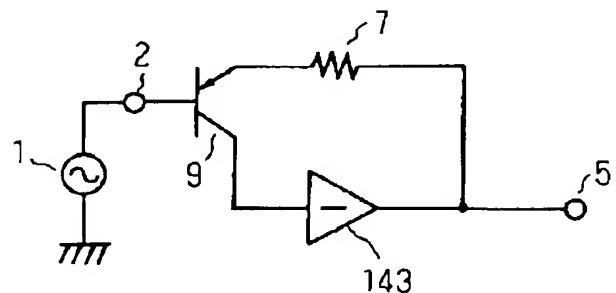
最終頁に続く

(54) 【発明の名称】 広帯域増幅回路

(57) 【要約】

【課題】 消費電力を増大することなく大振幅広帯域信号の出力が可能な広帯域増幅回路を提供する。

【解決手段】 帰還インピーダンス7をトランジスタ9のエミッタに接続することにより、出力信号を広帯域の周波数範囲に渡って電流信号として増幅回路の入力部に帰還でき、大出力広帯域増幅回路を構成できる。



【特許請求の範囲】

【請求項1】 第6のトランジスタ(9)を含む増幅回路において、該トランジスタのベース又はゲートを第1の電極、エミッタ又はソースを第2の電極、コレクタ又はドレインを第3の電極とすると、

入力側(2)にその第1の電極を接続した前記第6のトランジスタ(9)の第2の電極に帰還インピーダンス(7)の一方の端子を接続し、前記帰還インピーダンス(7)のもう一方の端子を出力側(5)に接続すると共に、反転アンプ(143)の出力側にも接続し、前記反転アンプ(143)の入力側を前記第6のトランジスタ(9)の第3の電極に接続して成ることを特徴とする広帯域増幅回路(図17)。

【請求項2】 第6のトランジスタ(9)を含む増幅回路において、該トランジスタのベース又はゲートを第1の電極、エミッタ又はソースを第2の電極、コレクタ又はドレインを第3の電極とすると、

前記第6のトランジスタ(9)の第2の電極に出力側(2)を接続すると共に帰還インピーダンス(7)の一方の端子を接続し、前記帰還インピーダンス(7)のもう一方の端子を出力側(5)に接続すると共に、反転アンプ(143)の出力側に接続し、前記反転アンプ(143)の入力側に前記第6のトランジスタ(9)の第3の電極を接続して成ることを特徴とする広帯域増幅回路(図19)。

【請求項3】 請求項2に記載の広帯域増幅回路において、前記反転アンプ(143)が次に記載の広帯域増幅回路、

即ち、プッシュプル回路を含む増幅回路において、該プッシュプル回路を構成する第3及び第4の、二つのトランジスタ(3, 73)につき、該トランジスタのベース又はゲートを第1の電極、エミッタ又はソースを第2の電極、コレクタ又はドレインを第3の電極とすると、入力側(2)にピーキング用コンデンサ(70)の一方の端子を接続し、該ピーキング用コンデンサ(70)の他方の端子を第3のトランジスタ(3)の第2の電極に接続すると共に、前記ピーキング用コンデンサ(70)の他側を前記第3のトランジスタ(3)と逆極性の第4のトランジスタ(73)の第2の電極に接続し、前記第3のトランジスタ(3)の第1の電極と前記第4のトランジスタ(73)の第1の電極とを相互に接続し、前記第3のトランジスタ(3)の第3の電極を出力側(5)に接続して成る広帯域増幅回路(図10)、を含むことを特徴とする広帯域増幅回路(図20)。

【請求項4】 帰還インピーダンス(7)を反転アンプ(143)の入力端子と出力端子との間に接続し、前記反転アンプ(143)の出力端子をインピーダンス変換アンプ(CA)を介して出力側に接続し、前記反転アンプ(143)の入力端子を入力側として成ることを特徴とする広帯域増幅回路(図22)。

【請求項5】 第7のトランジスタ(16)を含む増幅回路において、該トランジスタのベース又はゲートを第1の電極、エミッタ又はソースを第2の電極、コレクタ又はドレインを第3の電極とすると、

入力側(2)にその第1の電極を接続した前記第7のトランジスタ(16)の第2の電極に帰還インピーダンス(7)の一方の端子を接続し、前記第7のトランジスタ(16)の第3の電極に、反転アンプ(143)を介して、前記帰還インピーダンス(7)の他方の端子を接続し、前記帰還インピーダンス(7)の他方の端子にインピーダンス変換アンプ(CA)の入力端子を接続し、前記インピーダンス変換アンプ(CA)の出力端子を出力側(5)に接続して成ることを特徴とする広帯域増幅回路(図25)。

【請求項6】 第8のトランジスタ(16)と第9のトランジスタ(35)を含む増幅回路において、該トランジスタのベース又はゲートを第1の電極、エミッタ又はソースを第2の電極、コレクタ又はドレインを第3の電極とすると、

入力側(2)に、第8のトランジスタ(16)の第1の電極を接続し、かつ前記第8のトランジスタ(16)と逆極性の第9のトランジスタ(35)の第1の電極を接続すると共に、帰還インピーダンス(7)の一方の端子をも接続し、前記第8のトランジスタ(16)の第3の電極と前記第9のトランジスタ(35)の第3の電極とを相互に接続すると共に、前記帰還インピーダンス(7)の他方の端子をも接続し、前記第8のトランジスタ(16)の第3の電極と前記第9のトランジスタ(35)の第3の電極と前記帰還インピーダンス(7)の他方の端子との相互接続点を出力側(5)に接続して成ることを特徴とする広帯域増幅回路(図27)。

【請求項7】 第8のトランジスタ(16)と第9のトランジスタ(35)を含む増幅回路において、該トランジスタのベース又はゲートを第1の電極、エミッタ又はソースを第2の電極、コレクタ又はドレインを第3の電極とすると、

入力側(2)と、第8のトランジスタ(16)の第1の電極と、の間を抵抗等から成る第1の直流結合回路(189)を介して接続し、かつ入力側(2)と、前記第8のトランジスタ(16)と逆極性の第9のトランジスタ(35)の第1の電極と、の間を抵抗等から成る第2の直流結合回路(187)を介して接続すると共に、帰還インピーダンス(7)の一方の端子を入力側(2)に接続し、前記第8のトランジスタ(16)の第3の電極と前記第9のトランジスタ(35)の第3の電極とを相互に接続すると共に、前記帰還インピーダンス(7)の他方の端子をも接続し、前記第8のトランジスタ(16)の第3の電極と前記第9のトランジスタ(35)の第3の電極と前記帰還インピーダンス(7)の他方の端子との相互接続点を出力側(5)に接続して成ることを特徴と

する広帯域増幅回路(図29)。

【請求項8】 第8のトランジスタ(16)と第9のトランジスタ(35)を含む増幅回路において、該トランジスタのベース又はゲートを第1の電極、エミッタ又はソースを第2の電極、コレクタ又はドレインを第3の電極とすると、

入力側(2)と、第8のトランジスタ(16)の第1の電極と、の間をバッファアンプ(BA)と抵抗等から成る第1の直流結合回路(189)を介して接続し、かつ入力側(2)と、前記第8のトランジスタ(16)と逆極性の第9のトランジスタ(35)の第1の電極と、の間を前記バッファアンプ(BA)と抵抗等から成る第2の直流結合回路(187)を介して接続すると共に、帰還インピーダンス(7)の一方の端子を入力側(2)に接続し、前記第8のトランジスタ(16)の第3の電極と前記第9のトランジスタ(35)の第3電極とを相互に接続すると共に、前記帰還インピーダンス(7)の他方の端子をも接続し、前記第8のトランジスタ(16)の第3の電極と前記第9のトランジスタ(35)の第3の電極と前記帰還インピーダンス(7)の他方の端子との相互接続点を出力側(5)に接続して成ることを特徴とする広帯域増幅回路(図30)。

【請求項9】 請求項8に記載の広帯域増幅回路において、前記入力側(2)に信号電流源(145)を接続したことを特徴とする広帯域増幅回路(図31)。

【請求項10】 請求項9に記載の広帯域増幅回路において、前記信号電流源(145)を、第1の電極を接地する構成とした第10のトランジスタ(184)を介して、前記入力側(2)に接続することを特徴とする広帯域増幅回路(図32)。

【請求項11】 請求項10に記載の広帯域増幅回路において、前記信号電流源が集積回路(183)により構成されたことを特徴とする広帯域増幅回路(図33)。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、広帯域増幅回路に関し、特に大振幅広帯域信号の出力を必要とする受像管駆動回路に用いて好適な大出力低消費電力増幅回路に関する。

【0002】

【従来の技術】 近年、表示装置(ディスプレイ)の高解像度化に伴って受像管駆動回路の周波数帯域は、ますます広帯域化している。特にCAD/CAM用のコンピュータディスプレイ等においては、50MHzから300MHz程度の帯域が必要になってきている。また、駆動信号の電圧振幅はモノクローム受像管で30V程度、カラー受像管では50V程度が要求され、最近の表示画面の大型化に伴って更なる大振幅化が進んでいる。

【0003】 この結果、上記駆動回路の消費電力の増大とそれに伴う回路部品の大型大重量化が問題となってい

る。この問題点を考慮して、特公昭57-20724号公報に記載されている、従来の受像管や陰極線管等の容量性負荷駆動回路を、図2に示す。

【0004】 図2に示す従来の容量性負荷駆動回路においては、信号源1から入力端子2に加えられた広帯域信号を、低周波成分と高周波成分に分けて増幅して、容量性負荷6を駆動する構成となっている。上記の低周波成分は、入力抵抗27と帰還抵抗7と周波数特性補償用コンデンサ28から成る帰還経路を備えたトランジスタ25から構成される並列帰還増幅回路により、温度ドリフトや歪を抑制しつつ増幅される。

【0005】 ここで、バイアス用の定電流回路を構成するトランジスタ4のコレクタ電流を抑えることにより、増幅回路の消費電力も抑制できる。上記の高周波成分は、帰還抵抗31とピーキング用コンデンサ32の接続されたトランジスタ26から成る直列帰還増幅回路により増幅される。その際、上記の両方の周波数成分は、ベース接地構成のトランジスタ3のエミッタにおいて合成されて出力端子5に送られる。

【0006】

【発明が解決しようとする課題】 上記の従来技術には、広帯域信号を十分に大きな信号振幅にまで増幅できないという問題点がある。すなわち、図2に示した容量性負荷駆動回路を用いて高周波信号を大振幅にまで増幅しようした場合、回路の消費電力を抑えつつコンデンサ32を用いてピーキングを施すことによる副作用でトランジスタ26が遮断して、十分な出力振幅が得られないことが多い。さらに詳しい説明を以下に加える。

【0007】 入力信号が立ち下がる際にはピーキング用コンデンサ32を放電して、トランジスタ26のエミッタの電圧波形を入力信号に追従させる必要がある。しかし、ピーキング用コンデンサ32の上記の放電電流の最大値は、トランジスタ26のバイアス電流の値に抑えられている。従って、回路の消費電力を抑えるべくトランジスタ26のバイアス電流を抑制した状態においては、入力信号が大きな振幅で極めて短い遷移時間の間に立ち下がる際には、ピーキング用コンデンサ32を放電しきらずトランジスタ26の遮断を招くことになる。

【0008】 また、従来技術には帰還系の周波数特性の影響により、増幅回路の特性が劣化するという問題点もある。例えば、帰還回路網において生じる位相遅延の影響により増幅回路の安定性が損なわれ、周波数帯域を十分に確保できなくなることがある。また、帰還回路網の周波数帯域を十分に確保できない場合には、増幅回路の過渡応答に過大のシュートを生じたり、上記と同様に増幅回路の周波数帯域をも十分に確保できなくなることがある。

【0009】 さらに、帰還回路網の負荷効果により、増幅回路の大振幅広帯域出力能力が損なわれる場合もある。図2においても、入力抵抗27と帰還抵抗7と周波

数特性補償用コンデンサ 28 の帰還回路素子やトランジスタ 25 の寄生容量や寄生インダクタンスに起因して、増幅回路に上記のような特性劣化を生じる。また、周波数特性補償用コンデンサ 28 は、増幅回路の過渡応答特性改善の為に用いられているものの、増幅回路への負荷効果により大振幅出力時の周波数帯域が狭まるという問題点がある。

【0010】本発明の目的は、消費電力を増大することなく大振幅広帯域信号の出力が可能な広帯域増幅回路を提供することにある。

【0011】

【課題を解決するための手段】上記の目的を達成するため、第 1 の手段として、広帯域増幅回路においてピーキング用コンデンサをプッシュプル回路の通常出力側（本件では出力側として用いているのではなく、ゲイン設定のために使用する側としているのだが）に接続することが考えられるが、これは別途出願中（特願平 04-236696 号）である。

【0012】次に、上記の目的を達成するための第 2 の手段として、本発明の広帯域増幅回路においては、出力信号の帰還インピーダンスを能動素子の低インピーダンス端子に接続することにより、帰還回路網を構成する。さらに、第 3 の手段として、高インピーダンスを示す出力信号検出部に帰還インピーダンスを接続する。続いて、第 4 の手段として、プッシュプル回路を構成する駆動素子に電流信号の分配回路を接続する。そして、第 5 の手段として、信号経路に接続される能動素子の交流的接地端子に、もう一方の信号経路の一部を接続する。最後に、第 6 の手段として、ピーキング素子と出力抵抗をコンデンサを介して接続する。

【0013】

【作用】上記の別途出願中の第 1 の手段においては、参考までに述べれば、ピーキング用コンデンサは増幅回路の周波数特性を改善する作用を有する。プッシュプル回路は上記のピーキング用コンデンサの充放電を促進させる。以上の作用により、所期の目的は達成される。

【0014】本発明に係る上記の第 2 の手段において、帰還インピーダンスは出力信号を電流信号として帰還する作用を有する。インピーダンスの接続される低インピーダンス端子を有する能動素子は、出力信号を広帯域の周波数範囲に渡って、増幅回路の入力部に帰還する作用を有する。上記の帰還インピーダンスと能動素子により帰還回路網を構成することによって、上記の本発明の目的は達成される。

【0015】上記の第 3 の手段において、高インピーダンスを示す出力信号検出部は、検出端子に出力信号を導く働きがある。帰還インピーダンスは上記の出力信号検出部のインピーダンスを低減して時定数を抑制しつつ、出力信号を増幅回路の入力部に帰還する作用を有する。以上の作用により、上記の本発明の目的は達成される。

【0016】上記の第 4 の手段において、プッシュプル回路を構成する駆動素子は、相補的に動作することにより消費電力を増大することなく大振幅広帯域信号を出力する働きを有する。電流信号の分配回路は、直流成分から高周波成分までの広帯域の周波数範囲に渡り、電流信号を分配することにより上記の駆動素子を駆動する。以上の作用により、上記の本発明の目的は達成される。

【0017】上記の第 5 の手段において、信号経路に接続される能動素子は信号を増幅する。また、もう一方の信号経路は、その一部分を上記の交流的接地端子に接続することにより、上記の信号経路に接続される能動素子の寄生インピーダンスを相殺する作用を有する。以上の作用により、上記の本発明の目的は達成される。

【0018】上記の第 6 の手段において、ピーキング素子は、増幅回路の周波数特性を改善する作用を有する。出力抵抗は増幅回路のゲインを決める働きと上記のピーキング素子のダンピング素子としての作用を有する。また、上記のピーキング素子と出力抵抗との間に接続する上記のコンデンサは、上記のダンピングの必要となる周波数において、両者を接続する。以上の作用により、上記の本発明の目的は達成される。

【0019】以上の作用により、消費電力を増大することなく大振幅広帯域信号の出力が可能な広帯域増幅回路を提供することができる。

【0020】

【実施例】図 1 は、本発明の広帯域増幅回路の基本的な考え方を示す回路図である。図 1 においては、信号増幅の過程を次のように考えることができる。

【0021】即ち、信号源 1 の電圧信号は入力インピーダンス 8 を介して電流信号に変換された後、増幅回路の入力端子 2 に流れ込む。トランジスタ 9 以降の素子から成る増幅回路の電流ゲインは極めて大きいと考えられるので、上記の入力電流信号は帰還インピーダンス 7 を介して再び増幅された電圧信号に変換されて、出力端子 5 を経由して容量性負荷 6 に加えられる。

【0022】この時、出力電圧信号は帰還インピーダンス 7 を介して帰還電流信号に変換され、ベース接地構成のトランジスタ 9 において上記の入力電流信号と差引きされ、インピーダンス 11 を介して誤差電圧信号に変換される。この誤差電圧信号は、エミッタ接地構成のトランジスタ 12 により反転増幅され、シングルエンデッドプッシュプル回路（以下、SEPP と記す）を構成するトランジスタ 15 と 16 に加えられる。

【0023】その後、上記の誤差電圧信号は、相補的にプッシュプル動作するベース接地構成のトランジスタ 3 と 4 を介して電圧増幅されて出力信号となる。その際、回路を構成する各インピーダンス 8 と 7 と 11、13 と 14、ベース接地回路の入力インピーダンスである 18 及び 20 と 21 の直列合成インピーダンスのそれぞれは、受動素子から成る各種合成インピーダンスを用いる

ことができることは言うまでもない。

【0024】例えば、増幅回路の周波数特性の高域にピーキングを施すべく、帰還インピーダンス Z を抵抗とコイルの直列合成インピーダンスから構成しても良い。また、トランジスタの熱的時定数の影響による増幅回路の過渡応答の遅延を改善すべく、帰還インピーダンス Z を抵抗とコンデンサの並列合成インピーダンスを含む回路網により構成することもできる。

【0025】続いて、上述した本発明を実現するための各手段のうち、図1に示した回路に適用されているものについて説明する。上記のベース接地回路の入力インピーダンスを成すコンデンサ21はピーキング用コンデンサともみなせる。従来技術においては、コンデンサ21に接続したトランジスタ4の遮断により出力信号の大振幅広帯域化が阻まれていた。

【0026】しかし、本回路においては、トランジスタ22を用いることでベース接地回路をプッシュプル構成化して、トランジスタ4の遮断にもかかわらずピーキング用コンデンサ21の充放電を促進している。電圧源23により設定し得るトランジスタ4及び22のバイアス条件としては、回路動作上、低周波信号入力時にトランジスタ4の遮断しないA B級動作が好ましい。

【0027】しかし、電源24の陽極とトランジスタ4のコレクタを抵抗等を介して接続するなどして、トランジスタ9のエミッタに向かって流れ込む帰還インピーダンス Z のバイアス電流経路さえ設けておけば、B級やC級動作等の任意の設定が可能である。また、SEPPを構成するトランジスタ15と16についても、ピーキング用コンデンサ21の充放電を促進する作用を有しており、バイアス条件についてもトランジスタ4及び22と同様のことが言える。

【0028】次に、帰還インピーダンス Z の一方の端子は、信号電圧振幅の抑えられた低インピーダンス端子であるトランジスタ9のエミッタに接続され、上述したように帰還信号を電流信号として伝送している。低インピーダンス端子においては、上記のように信号電圧振幅が抑えられているため、この端子及び端子に接続された各素子の寄生容量への信号電流のバイパスが抑えられる。

【0029】従って、帰還信号を電流信号として伝送することにより、寄生容量の影響による帰還回路網の周波数特性の劣化が抑えられ、増幅回路の大出力広帯域化を図ることができる。さらには、上記の低インピーダンス端子においては時定数が低減されているため、帰還インピーダンス Z を十分に高い値に設定でき、上述の増幅回路への負荷効果を抑制することができる。

【0030】帰還インピーダンス Z のもう一方の端子は、トランジスタ3と4のそれぞれのコレクタの接続点である高インピーダンスを示す出力信号検出部（出力端子5）に接続されている。帰還インピーダンス Z を並列接続することにより、上記の出力信号検出部のインピー

ダンスは低減される。その結果、上記の出力信号検出部の時定数を抑制して増幅回路の開ループゲインの周波数帯域を拡大し、閉ループゲインの周波数特性の平坦性を向上することができる。

【0031】以上、図1を用いて本発明の広帯域増幅回路の基本的な考え方について説明した。これ以降は、上述した本発明を実現するための各手段を用いた各種の実施例について詳細に説明していく。その際、図1に示したものと同様の構成要素には同一の符号を用いて示す。

【0032】先ず始めに、上述の第1の手段を用いた最も構成素子の少ない回路例（上記特願平04-236696号にて別途出願中のものに関連）を図3に参考例として示す。図3においては、エミッタ抵抗31と入力インピーダンス33の比により直流ゲインが定まり、ピーキングコンデンサ32の容量値と容量性負荷6の容量値の比により高周波ゲインが設定されると考えられる。しかし、信号源1から入力端子2に加えられる入力信号の振幅が大きくなったり周波数が高くなった際には、上述のようにトランジスタ16の遮断によりピーキングコンデンサ32の充放電が阻害される。

【0033】特に、増幅回路の低消費電力化を図るべくトランジスタ16のバイアス電流を抑制している場合には、トランジスタ16の遮断傾向は益々助長される。上記の本回路例においては、トランジスタ15を付加することによりピーキングコンデンサ32の充放電を促進し、エミッタピーキングの強力な印加を可能とすることにより増幅回路の大出力広帯域化を図っている。

【0034】図3において、トランジスタ16は無信号時にバイアス電流の流れるA B級バイアス、トランジスタ15は信号振幅等がある程度以上に大きくならないと電流の流れないC級バイアスに設定されている。しかし、ピーキングコンデンサ32の充放電を促進し得る範囲であれば、トランジスタ15と16のベース間には任意のバイアス電圧やバイアス電流の設定回路を設けることができる。また、ピーキングコンデンサ32には、必要以上のピーキング効果を抑えて安定化を図るべく直列抵抗を挿入するなどした任意の回路網を用いることができることは言うまでもない。

【0035】さらに、一層の大出力広帯域化を図るべく、トランジスタ16のコレクタにベース接地回路を設けてカスコード構成としたり、出力端子5の手前にSEPPやエミッタフォロワ回路を設けることも可能なことは言うまでもない。

【0036】なお、図3において、トランジスタを電界効果形トランジスタFET（MOS形或いは接合形）に置き換え得ることも明らかであろう。図47に、各極性のトランジスタと電界効果形トランジスタFETとの対応した回路図を示したので参照されたい。

【0037】続いて、上述の第1の手段を用いて増幅回路の過渡応答の対称性を向上した回路を参考例として図

4に示す。図4においては、ピーキング用コンデンサ37を負荷とするトランジスタ35と36から成るSEPPを結合コンデンサ34を介して駆動することにより、増幅回路のプッシュプル化を実現している。

【0038】従って、出力端子5にトランジスタ35のコレクタから信号電流を出力することができ、出力電圧の立ち下がり時間のみならず立ち上がり時間をも短縮可能となる。また、各トランジスタのエミッタ抵抗39から42は、ピーキングコンデンサ32と37の容量性負荷に起因するSEPPの不安定性を抑える働きと、バイアス電圧回路23と38の電圧を用いて各トランジスタのバイアス電流を設定する働きを併せもつ。

【0039】従って、エミッタ抵抗39から42は短絡して削除することも、各トランジスタのベース側に直列挿入することもできる。同様に、バイアス電圧回路23と38を短絡して削除することもでき、トランジスタ35のエミッタを抵抗等を介して電源24の陽極に接続することによりバイアス設定を行うことも可能である。また、トランジスタ35のバイアス電流を確保することにより、図1に示したような負帰還経路等を設けて出力電圧の安定化を図りさえすれば、出力インピーダンス33抵抗を排除して回路規模と負荷容量を削減することができる。

【0040】ここで、図3に示した参考例と同様に、カスコード構成としたり、出力端子5の手前にSEPPやエミッタフォロワ回路を設けることもできることは言うまでもない。また、トランジスタ16のベースに接続された結合コンデンサ34の一方の端子を、トランジスタ16のエミッタに接続することによっても、同様の効果が得られる。

【0041】次に、回路素子数を削減して上述の第1の手段を実現した回路を更に参考例として図5、図6及び図7にそれぞれ示す。これらの基本参考例を実用的な増幅回路として示したのが図8の回路図である。

【0042】図8においては、SEPPを構成するトランジスタ15のコレクタに流れる信号電流を直接に接地点に捨てることなく、ベース接地構成のトランジスタ4を介して出力端子5に流すことにより、増幅回路のプッシュプル出力化を図っている。このように構成することにより、トランジスタ4に新たにトランジスタを接続してSEPPを構成しなくとも、増幅回路の過渡応答の対称性を向上させることができる。

【0043】また、図8の回路において、入力信号は、単一のSEPPを駆動するのみで済むため、信号源1の内部インピーダンスに起因する入力信号の特性劣化を低減することができる。ここで、バイパスコンデンサ50はトランジスタ16の駆動インピーダンスの低減に、バイアス抵抗47とダイオード48及び49はトランジスタ15及び16のバイアス設定に用いられている。

【0044】従って、上記のダイオード48及び49か

ら成る回路網は、ダイオードをさらに多数用いても、或いは両端を短絡して削除するなどしてもよいことは言うまでもない。また、トランジスタ3はトランジスタ4と同様にベース接地構成となり、トランジスタ16と共にカスコード回路を構成している。バイアス抵抗51及び53と29、温度補償用ダイオード52は、トランジスタ4のバイアス電流を設定し、コンデンサ54は接地インピーダンスを低減する。

【0045】また、トランジスタ15のコレクタに流れる信号電流をトランジスタ4のエミッタに流し込むために用いられる、インピーダンス46と定電圧回路45は、それぞれ図9に示した各種の素子及び回路に置き換えることができる。

【0046】定電圧回路45は、図9の(a)に示すツェナーダイオード55や同図の(b)に示すトランジスタ56から成る定電圧回路を代替回路として用いることができる。さらには、定電圧回路45を同図の(b)中に示されるバイパスコンデンサ60のみに、或いは抵抗や電池等の単一素子のみに置き換えることができる。同様にインピーダンス46も、図9の(c)に示す定電流回路61や同図の(d)に示すコイル63とインピーダンス62の直列合成インピーダンスとすることができる。図9の(d)に示したようなインピーダンス回路網を用いることにより、適当な周波数におけるピーキング効果を向上することもできる。

【0047】続いて、上述の第1の手段を用いて構成した広帯域増幅回路(参考例)を受像管駆動回路に適用した場合の基本回路(骨格)を図10に示し、さらにその実用的な回路を図11に示す。図11においては、電圧バッファ68とベース接地回路とSEPPを用いて増幅された出力信号を、カソード電流検出回路を介して受像管78に加える。

【0048】増幅過程においては、一般に能動素子の性能を有効に活用して良好な周波数特性を得ることが容易な電圧バッファ68とベース接地回路を用いているため、増幅回路のコスト低減が容易となる。本回路例の回路動作を以下に詳述する。入力信号電圧はエミッタフォロワ回路やSEPP等の低出力インピーダンス回路から成る電圧バッファ68を介して、インピーダンス72とピーキング用コンデンサ71の直列合成インピーダンス及び、インピーダンス69とピーキング用コンデンサ70の並列合成インピーダンスに加えられる。

【0049】これらの合成インピーダンスのもう一方の端子は、それぞれベース接地構成のトランジスタ4及び3のエミッタに接続されているため、上記の信号電圧は電流に変換されてピーキングコイル74の直列接続された出力インピーダンス33に流れ込み、広帯域に増幅された電圧信号として出力される。増幅の際、たとえ低電力化のためバイアス電流が削減されていてトランジスタ3と4の遮断が頻繁に繰り返されても、付加したラン

ジスタ73と22とのプッシュプル動作の効果により、上記のピーキング用コンデンサ70と71の充放電は促進される。

【0050】トランジスタ22と4、3と73のバイアス条件は、各トランジスタのエミッタ抵抗39から42と温度補償用ダイオード48と49、84と85によって設定される。また、コンデンサ50と83、86と54は、それぞれ交流的接地点のインピーダンス低減用のバイパスコンデンサである。同様にバイアス用インピーダンス91とエミッタインピーダンス95と96、温度補償用ダイオード90と92によって、トランジスタ75と76のバイアス条件は設定される。

【0051】受像管駆動回路に用いる場合、上記のエミッタインピーダンス95と96は受像管78の管内放電時の保護素子としての働きも兼ねる。トランジスタ77から成る上記のカソード電流検出回路は、受像管78の発光輝度を制御すべく、輝度に相当するカソード79の端子電流を検出する。トランジスタ77はエミッタフォロワ回路として上記の出力信号を受像管78に伝送すると同時に、エミッタに流れ込むカソード電流をコレクタに接続された検出抵抗99を介して電圧変換して検出出力端子100に出力する。

【0052】コンデンサ97は、トランジスタ77から成るエミッタフォロワ回路の過渡応答の非対称性を補償するバイパスコンデンサである。ダイオード98は、トランジスタ77の逆耐圧を保証する保護素子である。また、インピーダンス101はトランジスタ77の寄生容量と接地間に直列に挿入され、増幅回路の負荷容量の増加を防ぐ。コイル102とダンピング抵抗103は直列ピーキング用素子であり、インピーダンス104は上記の管内放電に対する増幅回路の保護回路である。

【0053】さらに、上述の第1の手段を用いて構成した広帯域増幅回路（参考例）を受像管駆動回路に適用した場合の別の参考例の骨格を図12に示し、その実用的な回路例を図13に示す。図13においては、図12により分かり易く示されているように、カレントミラー回路CM1、CM2を用いることにより、ピーキング用コンデンサに流れる充放電電流を両成分ともに負荷側に供給して、増幅回路の過渡応答の対称性を向上している。

【0054】図13において、信号源1からの入力信号はエミッタフォロワ回路を構成するトランジスタ109と110を介してSEPPを構成するトランジスタ15と16に加えられる。この場合、互いに異極性であるトランジスタ109と110は、トランジスタ15と16のバイアス電圧源を兼ね備え、トランジスタ15と16から成るSEPPとの合成回路は「ダイヤモンド回路」と呼ばれ多用されている。

【0055】ピーキング用コンデンサ32に流れる充放電電流のうちトランジスタ15に流れる電流成分は、トランジスタ113と114と115から成るカレントミ

ラー回路とトランジスタ120と121と122から成る電源24の陽極側のカレントミラー回路を介して、SEPPを構成するトランジスタ75と76のベースに供給される。

【0056】上記の充放電電流のうちトランジスタ16に流れる電流成分は、上記のトランジスタ122のコレクタ電流に対して相補的にトランジスタ75と76のベースに供給される。出力端子5の電圧は、トランジスタ75ベース電圧を帰還インピーダンス7と入力インピーダンス27を介した負帰還により制御することで安定化される。

【0057】以上のようにカレントミラー回路を用いたことにより、トランジスタ15のコレクタ電流が流れる広い周波数帯域内において、出力の過渡応答特性を改善できる。その際、トランジスタ121にも上記の充放電電流が流れることによる消費電力の増加は、上記の各カレントミラー回路の入出力電流比を決めるインピーダンス116と118、123と125のそれぞれ比を適当に設定することで抑制できる。

【0058】また、トランジスタ120の消費電力低減のため、そのコレクタには抵抗126を接続する。さらに、トランジスタ120のベース側にミラー効果による悪影響を及ぼさぬよう、抵抗126と並列にバイパスコンデンサ127を付加する。ベース接地構成のトランジスタ3と4と119は、それぞれ前段との間でのカソード回路を構成してミラー効果を抑える働きをする。

【0059】そして、ダイオード90によりAB級にバイアスされたトランジスタ76のコレクタ電流から、抵抗99を介して端子100よりカソード電流を検出することができる。コンデンサ128は、上記の127と同様のバイパスコンデンサである。また、上記の入力インピーダンス27と並列に抵抗105とコンデンサ106の直列合成回路を付加することにより、増幅回路の周波数帯域を拡大できる。図13において、各トランジスタのベース抵抗93と94、107と108、111と112は、寄生発振を抑える安定化抵抗である。

【0060】以上、プッシュプル回路を用いてピーキング用コンデンサの充放電を促進することにより広帯域化を図った参考例について説明した。しかし、上述したピーキング用の各コンデンサを、100MHzにも至る高周波信号に適用したり、高ゲインの容量性負荷駆動回路に適用すべく容量値を増加する場合には、素子自体の直列共振が問題となる。共振周波数前後での周波数特性の急変に起因して、信号波形に歪を生じてしまうからである。

【0061】上記参考例に用いるピーキング用コンデンサとして好適なコンデンサの具体例を図14に示す。図14の(a)に示す回路を用いることにより、複数の直列共振周波数の高い小容量のコンデンサ131から133を並列接続して得られる端子129と130の間の並

列合成容量を、上記のピーキング用コンデンサとして用いることができる。

【0062】また、図14の(b)に示す貫通コンデンサ134の取付け金具を端子129に、リード線端子136と137を短絡して端子130に接続することにより上記のピーキング用コンデンサとして用いることができる。なお貫通コンデンサというのは、パイプにリード線を通させ、そのリード線とパイプとの間で容量を持たせたものである。

【0063】一般に貫通コンデンサはリード線の削減により、直列共振周波数が極めて高いという特徴を示すが、図示したようにリード線を短絡することにより、さらに共振周波数を高めることができる。また、リード端子側と取付け金具側のどちらの端子を交流接地点側に用いてもよい。

【0064】さらには、図14の(a)に示したように並列合成容量を用いてもよく、後述の図14の(c)、(d)に示すように更なる高周波化も可能である。また、貫通コンデンサを3端子コンデンサに置き換えて、貫通コンデンサに対して同様に、導通している端子間を短絡した2端子回路をピーキング用コンデンサとして用いた場合にも共振周波数を高めることができる。

【0065】次に、直列共振周波数の近傍まで有効にピーキングコンデンサとして動作させるためには、図14の(c)に示すように、直列抵抗139を挿入して共振の影響を抑えることができる。また、ピーキングを更に高周波まで有効に施すためには、図14の(d)に示すように、コンデンサ140よりも共振周波数の高いコンデンサ142を並列に付加する。

【0066】さらに、貫通コンデンサの導通する二端子の一方の端子と上記の導通する二端子以外の端子との間に、上記の図14の(c)や(d)の回路か或いはコンデンサを接続し、上記の二端子のもう一方の端子と上記の導通する二端子以外の端子との間の容量をピーキングコンデンサとして用いた場合にも、上記と同様の効果が得られる。

【0067】この場合のピーキングコンデンサの具体例を図15に示す。図16もピーキングコンデンサの別の具体例を示す回路図であるので参照されたい。図16でTECは3端子コンデンサを示す。

【0068】以上を踏まえて、上述の第2の手段を用いて、帰還インピーダンスを能動素子の低インピーダンス端子に接続することにより、出力信号を電流信号として広帯域に帰還可能とした本発明の一実施例を図17に示す。

【0069】図17においては、トランジスタ9のエミッタに帰還インピーダンス7を接続することにより、出力信号を広帯域電流信号としてトランジスタ9のコレクタから正相で取り出すことができる。これは、トランジスタ9のエミッタのような低インピーダンス端子におい

ては、各種の寄生容量の影響による時定数の増大が抑えられるからである。

【0070】また、端子2からトランジスタ9のベースに入力された信号は、上記の帰還された広帯域電流信号から差引きされてトランジスタ9のコレクタから逆相に取り出すことができる。トランジスタ9のコレクタから得られた合成信号は、反転アンプ143にて増幅され端子5から出力される。

【0071】特に、反転アンプ143の出力形式が、出力抵抗を用いずに相補型能動素子によるプッシュプル回路のみから成るダイナミック負荷形式の場合に、本実施例は好適である。なぜならば、後述するように、ダイナミック負荷形式とすることにより高インピーダンスとなった出力点に帰還インピーダンス7を接続することで、さらなる広帯域化も可能となるからである。

【0072】次に、図17に示した上述の第2の手段を、プッシュプル回路を備えた反転アンプを用いて実現した実施例を図18に示す。図18において、反転アンプはベースをコンデンサ34を介して相互結合されたトランジスタ16と35から成るエミッタ接地回路より構成され、その出力がトランジスタ75と76から成るSEPPを介して端子5から出力される。

【0073】その際、帰還インピーダンス7を介した負帰還により出力は安定する。図18においては、出力電圧検出のための帰還インピーダンス7の接続点をトランジスタ35のコレクタに設けて後述するように広帯域化を図っているが、出力電圧の現れる個所であれば帰還インピーダンス7の接続点はトランジスタ75のエミッタや端子5なども可能である。

【0074】また、トランジスタ9のエミッタと、交流的接地点等と言った上記の出力電圧検出のための帰還インピーダンス7の接続点以外の個所との間に新たに信号電流増強用インピーダンスを付加することにより、回路全体の電圧ゲインを増加させることができる。バイパスコンデンサ144は、トランジスタ75と76のベースを強力に駆動するために、信号電流をバイアスインピーダンス91を介さずに供給する。

【0075】続いて、上述の第2の手段を用いてさらなる広帯域化を可能とする実施例を図19に示す。図19においては、帰還インピーダンス7の接続される能動素子9の低インピーダンス端子に、信号電流源145から端子2を介して電流信号を入力している。電流入力形式とすることにより、上記の低インピーダンス端子においては時定数が小さいという特徴をから、信号入力経路における周波数帯域をも拡大できる。

【0076】さらに、図19においては、トランジスタ9がベース接地形式により用いられていることから、入力端子2に現れるミラー効果の影響を抑えることができる。また、図19に示すように、信号電流源145を用いた信号源146には、信号源インピーダンスを考慮す

るか、或いは電圧電流変換用の入力インピーダンス 8 を直列挿入することにより、信号電圧源 1 を用いた信号源 147 を適用できることは言うまでもない。反転アンプ 143 には任意の方式の回路を適用可能であることも言うまでもない。

【0077】図 19 に示した実施例に各種のピーキングを施し、さらなる広帯域化を可能としたことを特徴とする実施例の骨格を図 20 に示し、その実用的な回路を図 21 に示す。図 20 において、143 は反転アンプであり、図 10 に示す回路を含む反転アンプから成っている。

【0078】図 21 においては、図 1 に示した回路の動作と同様に、入力信号がトランジスタ 148 と入力インピーダンス 8 を介して電流変換された後、後段のアンプの負帰還作用により帰還インピーダンス 7 を介して増幅された電圧に逆変換されて出力される。

【0079】図示された各種のピーキングについて説明する。コンデンサ 149 と抵抗 150 は上記の電流変換の際に高域の周波数成分増強し、コイル 152 はトランジスタ 9 と 12 等の寄生容量に起因する帯域劣化を抑えるための並列ピーキング素子である。同様に、コンデンサ 21 と 138、159 もピーキングコンデンサである。コイル 166 と 168 及びダンピング抵抗 167 と 169 は、トランジスタ 75 と 76 の寄生容量に起因する帯域劣化を抑えるための直列ピーキング素子である。

【0080】次に、各種のバイアス用ダイオードについて説明する。ダイオード 153 はトランジスタ 12 のバイアス用であると同時に、バイパスコンデンサ 154 を併用することにより抵抗 11 の抵抗値抑制により時定数を削減し、広帯域化を図る効果もある。ツェナーダイオード 155 は、バイパスコンデンサ 157 との相互作用により、トランジスタ 9 のベースを交流的に接地する。ダイオード 160 から 162 は、バイパスコンデンサ 163 との相互作用により、トランジスタ 15 と 16 を A B 級にバイアスする。

【0081】SEPP を構成するトランジスタ 15 と 16 に十分なバイアス電流を流すことにより、両トランジスタのスイッチングを高速化して、後段のベース接地トランジスタ 3 と 4 の駆動能力の向上を図っている。ダイオード 84 と 85 及びバイアス抵抗 170 の働きにより、トランジスタ 4 は A B 級にトランジスタ 22 は C 級にバイアスされる。

【0082】ベース接地トランジスタ 22 は、上述したようにピーキングコンデンサ 21 の充放電を促進し、強度のピーキングを可能とする。バイパスコンデンサ 54 と 86 はトランジスタを交流的に接地する。ダイオード 90 と 92 及びバイアス抵抗 91 は、上述したようにトランジスタ 75 と 76 を A B 級にバイアスする。

【0083】続いて、高インピーダンスを示す出力信号検出部に帰還インピーダンスを接続した、上述の第 3 の

手段を用いた本発明の実施例の骨格を図 22 に、その実用的な回路を図 23 に示す。図 22 において、CA はインピーダンス変換アンプであり、図 23 におけるトランジスタ 75、76、抵抗 95、96 などから成るものである。

【0084】図 23 においては、出力信号が現れると共に、高インピーダンスを示すトランジスタ 16 と 35 のコレクタの相互接続点に帰還インピーダンス 7 を接続し、トランジスタ 75 と 76 から成る SEPP を介して端子 5 の出力インピーダンスを低減している。

【0085】従来の増幅回路においては、帰還インピーダンスの負荷効果を抑えるべく、図 23 中の破線配線に示すように、上記の帰還インピーダンス 7 を排除した後に低インピーダンスの出力端子 5 に帰還インピーダンス 174 を接続することが一般的であった。しかし、従来のように高インピーダンスを示す出力点を残した場合に増幅回路の開ループゲインの周波数特性は、その出力点における極めて大きい時定数の影響により、図 24 の

(a) の実線 175 に示すように低周波域のゲインが過剰に増大してしまう。

【0086】このように開ループゲインの高低差が著しく大きい場合には、いかに負帰還を施してゲインの平坦化を図ろうとも、図 24 の (a) の破線 176 に示すように開ループゲインの低周波域における増大は抑えきれない。ところが本発明の実施例のように、高インピーダンスを示す出力点に帰還インピーダンスを接続した場合の開ループゲインの周波数特性は、その出力点における時定数を適度に削減することができるため、図 24 の

(b) の実線 177 に示すように、低周波域のゲインを必要最小限の大きさに抑制できる。

【0087】従って、負帰還を施してゲインのさらなる平坦化を図ることにより、図 24 の (b) の破線 178 に示すように開ループゲインの周波数特性は平坦化して増幅回路の広帯域化が可能となる。

【0088】また、図 23 においては、トランジスタ 75 と 76 から成る SEPP を用いて端子 5 の出力インピーダンスを低減しているが、本発明においては上記の SEPP を用いなくとも、電流増幅作用を有するエミッタフォロワ等のバッファアンプであれば適用可能であることは言うまでもない。さらに、上記のバッファアンプに相当する手段を用いずに、帰還インピーダンスを接続する以前は高インピーダンスを示していた上記の出力点を出力端子 5 に直接に接続しても良い。その場合に増幅回路の出力インピーダンスは、負帰還の作用で低減する。

【0089】以上のように高インピーダンスを示す出力信号検出部に帰還インピーダンスを接続した回路例は、既に図 13 と図 18、図 21 においても示した。本発明を適用すると共に、ピーキングを強化した正相アンプの実施例の骨格を図 25 に、その実用的な回路を図 26 に示す。図 25 において、CA はインピーダンス変換アン

ブであり、143は反転アンプである。

【0090】図26においては、帰還インピーダンス7を介してトランジスタ16のエミッタに直列帰還を施しているため、増幅回路の入力インピーダンスを高くすることができる。また、コンデンサ21には、負帰還の安定化のために周波数帯域を制限する働きがある。

【0091】本実施例の直流ゲインは抵抗179と帰還インピーダンス7の抵抗比により定まる。コンデンサ37とコイル166と168も上述した素子と同様にピーキングのために用いられている。

【0092】続いて、少ない素子数の回路構成を用いて、電流信号を直流領域からプッシュプル形式で伝送することにより広帯域化を可能とした実施例の骨格を図27に、その実用的な回路を図28に示す。

【0093】図28においては、入力端子2に現れた信号電圧が直流領域からトランジスタ16のベースに加えられると共に、インピーダンス181を介してトランジスタ35のベースにも加えられ、出力トランジスタの2素子を用いるのみでプッシュプル動作が可能となる。

【0094】この場合、入力信号の電流成分がインピーダンス回路網を介して、トランジスタ16と35のそれぞれのベースに分流するとも考えられる。さらに、入力端子2に現れた上記の信号電圧の高周波成分は、バイパスコンデンサ34を介することにより、上記の直流成分よりも強調されてトランジスタ35のベースに加えられる。

【0095】また、上記の出力トランジスタ16と35のベース駆動電圧は、入力信号が電圧信号である場合のように振幅制限を被らない。従って、回路の開ループゲインのゲイン周波数帯域幅積は増加する。結果的に、信号電流源145からの電流信号は帰還インピーダンス7を介して広帯域に電圧変換されて出力端子5に現れる。コンデンサ32と37はピーキング用素子であるが、削除可能なことは言うまでもない。同様に、バイパスコンデンサ34を削除しても本発明の効果は得られることも言うまでもない。

【0096】さらに、図19に示したように、信号電流源145は入力インピーダンスを直列に接続した信号電圧源に置き換えることもできる。また、電流信号を直流領域から高周波領域まで効率良くプッシュプル形式で伝送することにより、さらなる広帯域化を可能とした実用的な実施例の骨格を図29、図30、図31、図32及び図33に示し、それらの実用的な回路を図34に示す。図33において、183は集積回路を示す。

【0097】図34においては、電源10が比較的到低電圧の集積回路183の端子191に輸入された電圧信号を電流信号に変換後、ベース接地トランジスタ184を介して電源電圧の高い増幅回路部に輸入する。従って、高電圧部との間にトランジスタ184を介在させる事で、広帯域特性実現の容易な半導体集積回路183等

を耐電圧超過による破壊の心配なく使用できる。

【0098】増幅回路部においては、図28と同様に、上記の電流信号が帰還インピーダンス7を介して出力電圧信号に変換される。その際に上記の電流信号が、高周波で増大する出力トランジスタ16と35のベース駆動電流として浪費されることなく、効率的に帰還インピーダンス7に供給されるようにトランジスタ185と186から成るSEPPを用いている。

【0099】上記のSEPPのバイアスを設定するためにダイオード48と49及び抵抗198と199を用いると共に、上記の信号電流をバイパスして安定したバイアス電圧を得るためにコンデンサ50を用いる。また、トランジスタ185と186から成るSEPPの出力電圧を、インピーダンス180と187及び182と189を介して分圧することにより、出力トランジスタ16と35のそれぞれのベース駆動電圧を得ている。

【0100】バイパスコンデンサ188と190は、高周波における上記のベース駆動電圧を増強する。各トランジスタのベースに直列挿入されている抵抗195と196と197、112、200、93、94が発振防止のための安定化抵抗であることは言うまでもない。

【0101】次に、上述の図13にも示した「ダイヤモンド回路」を広帯域信号に適用可能とする実施例を図35に示す。図35中のトランジスタ202と203は後段のトランジスタ75と76から成るSEPPを駆動するエミッタフォロワ回路であると同時に、トランジスタ75と76のバイアス設定回路の働きを兼ね備える。

【0102】しかし、従来の「ダイヤモンド回路」においては図13に示した前段のエミッタフォロワ回路を構成するトランジスタ109と110のそれぞれのベース・コレクタ間寄生容量の和が入力容量となり、高周波においてはバッファアンプとして本来必要な高入力インピーダンスが得られなくなる。

【0103】特に「ダイヤモンド回路」の前段がダイナミック負荷形式に代表されるような比較的に出力インピーダンスの高い回路の場合には、負荷が重くなることにより十分な周波数帯域が確保できなくなることが多い。本実施例を示す図35においては、前段のエミッタフォロワ回路を構成するトランジスタ202と203のそれぞれのコレクタを後段のSEPPの出力に接続することにより、バッファアンプとして本来必要な高入力インピーダンスを確保している。

【0104】つまり、前段のエミッタフォロワ回路を構成するトランジスタのコレクタに、ベースに輸入された信号とほぼ等しい信号を加えることにより、それらのベース・コレクタ間寄生容量に流れる電流を抑制して入力容量を低減している。また、図35に示した実施例の特徴としては、バイアス用電圧源201とエミッタ抵抗95と96の作用により、後段のSEPPをA級或いはAB級にバイアスして構成トランジスタ75と76に十分

なバイアス電流を流すことができ、高速広帯域化が可能なことである。

【0105】また、逆にバイアス用電圧源201の極性を反転して後段のSEPPをC級にバイアスし、回路の消費電力を削減することもできる。上記のバイアス設定の精度向上や安定化を図るためには、図示したようにトランジスタ202と203を定電流源204と205によってバイアスすることが好ましい。しかし、上記の定電流源204と205が抵抗やその他のインピーダンスに置き換え可能であることは言うまでもない。

【0106】また、大振幅動作時や静電気放電時、負荷の受像管の管内放電時などにトランジスタ75と76、202、203のベース・エミッタ間に耐圧を越える逆電圧が印加されぬように、各トランジスタのベース・エミッタ間に保護ダイオードを並列付加できることも言うまでもない。

【0107】図36は、図35の実施例の変形であるので参照されたい。次に本発明の「ダイヤモンド回路」を増幅回路の終段のバッファアンプに適用した実施例を図37に示す。

【0108】図37においても、回路の負帰還動作により、端子2に入力された電流信号は帰還インピーダンス7を介して出力電圧信号に変換される。図37においても前段のエミッタフォロワ回路を構成するトランジスタ202と203のそれぞれのコレクタを、後段のSEPPの出力であるトランジスタ76と75のエミッタにそれぞれ接続している。

【0109】また、図37に示す実施例の特徴は、トランジスタ202と203のそれぞれのエミッタをコンデンサ206を介して接続することにより、後段のSEPPを構成するトランジスタ76と75の駆動能力を向上していることである。トランジスタ76と75のベースは両者ともに、出力電圧信号の立ち上がり時と立ち下がり時にはそれぞれトランジスタ203と202によって駆動される。

【0110】また、安定化抵抗207をコンデンサ206に直列接続することにより、トランジスタ202と203のエミッタを結合したことによる発振は抑えられる。同様に、ベース抵抗212と213もトランジスタ202と203の発振を抑える。また、図35に示した実施例に関する説明と同様に、ダイオード210と211はトランジスタ202と203を保護するために用いられている。さらに、後段のSEPPを構成するトランジスタ76と75のバイアス用抵抗91は、ダイオード等の定電圧素子や回路に置き換えたり、バイパスコンデンサを並列に付加できることも言うまでもない。

【0111】図38は、図37の実施例の骨格を示す回路図であるので参照されたい。続いて、さらなる広帯域化の可能な本発明の「ダイヤモンド回路」の実施例を図39に示す。

【0112】図39においては、前段のエミッタフォロワ回路を構成するトランジスタ202と203のベース間をバイアス用電圧源を介さずに接続できる。従って、「ダイヤモンド回路」の入力端子に接続される素子数を最大限に削減できるため、バッファアンプとして本来必要な高入力インピーダンスが得られる。

【0113】その上、コイル214とダンピング抵抗215から成る単一のピーキング回路を用いることによりさらなる広帯域化が図れる。また、エミッタフォロワ回路を構成するトランジスタ202と203のそれぞれのコレクタには、バイパスコンデンサ220とトランジスタ221及びバイパスコンデンサ217とトランジスタ218を介して入力にほぼ等しい信号を加えることにより、入力インピーダンスの増加を図っている。

【0114】その際、バイアス用インピーダンス216と219のそれぞれに電流源204と205の電流を流してトランジスタ202と203のベース・コレクタ間のバイアス電圧を設定することにより、トランジスタ202と203の飽和を防ぐとともに寄生容量自体の低減とトランジェント周波数の高周波化を図る。上記の電流源204と205は、バイアス電流さえ流せるものであれば抵抗等の任意の素子や回路に代替可能である。

【0115】同様に、バイアス用インピーダンス216と219もバイアス電圧を発生できるものであればダイオードや電圧源回路等の任意の素子や回路に代替可能である。また、後段のSEPPを構成するトランジスタ75と76のそれぞれのベースを、トランジスタ218と221のどちらかのベースにそれぞれ接続することにより、上記のトランジスタ75と76のバイアス電流を任意に設定可能であることは言うまでもない。

【0116】さらなる高速広帯域化を可能とした、本発明の「ダイヤモンド回路」の実施例を図40に示す。本実施例においては、前段のエミッタフォロワ回路を構成するトランジスタのそれぞれのエミッタを、後段のSEPPを構成するトランジスタのうちそれぞれに同極性の素子のベースに接続することにより、負荷の駆動能力を向上している。

【0117】図40中の上記の前段のエミッタフォロワ回路を構成するトランジスタ202と203のエミッタは、それぞれに結合コンデンサ222と223を介して同極性のトランジスタ76と75に接続されている。それぞれのベース抵抗94と93は、上述のごとく安定化抵抗であるため比較的に低い値に抑えられている。上記の縦続接続された2組の同極性トランジスタ202と76及び203と75においては、それぞれに信号電圧の立ち下がり時と立ち上がり時に両者のエミッタ電流を順方向に増大させることにより、負荷の駆動速度を最大限に高めることができる。

【0118】ここで、トランジスタ202と203のエミッタ間の結合は直流伝達用のインピーダンス224と

225を介在させることにより、後段の駆動能力に支障を来すことなく抑制できる。また、図39に示した実施例と同様に、本実施例においても入力端子に接続される素子数を最大限に削減できるため、バッファアンプとして本来必要な高入力インピーダンスが得られる。

【0119】また、インピーダンス216と226及び219と227が、トランジスタ75と76のバイアス電流設定とトランジスタ203と202のコレクタバイアス電圧設定のために用いられていることは言うまでもない。さらに、バイパスコンデンサ217と220が削除可能なことも言うまでもない。

【0120】また、図40においては、トランジスタ202のコレクタをトランジスタ76のエミッタから外して接地点等の交流的接地点に接続して、トランジスタ203のコレクタをトランジスタ75のエミッタから外して電源24の陽極等の交流的接地点に接続しても、上記の高速化効果が得られることは言うまでもない。図41は、かかる実施例を示す回路図である。また図42は、図39の実施例の骨格を示す回路図であるので参照されたい。

【0121】最後に、コイルを用いた直並列ピーキング回路を使用した本発明の実施例を図44及び図45にそれぞれに示す。本実施例の特徴は、従来は電力消費を伴う抵抗を新たに付加することで施されていたダンピングを、コンデンサを介して既存の出力抵抗を用いて施すようにすることで広帯域化を可能とした点にある。

【0122】図43は、従来のエミッタ接地増幅回路を示す回路図であるが、このエミッタ接地増幅回路の出力周波数帯域は、出力抵抗33と負荷容量6を含むトランジスタ16のコレクタ側の容量から求まる出力側の時定数に反比例することにより制限される。そこで、上記の出力周波数帯域を拡大すべく上記のコレクタ側容量との間で並列共振を生じる並列ピーキング用コイル74と、直列共振を生じる直列ピーキング用コイル102を図示したように挿入することが、従来は一般的であった。

【0123】直列ピーキング用コイル102は、図中の回路から一度外した後に、コイル74の出力抵抗33に接続されていない方の端子にトランジスタ16のコレクタを接続して、トランジスタ16のコレクタと出力端子5との間に直列挿入することもできる。増幅回路の周波数特性の平坦化を図る際には、上記のコイル74の共振に対しては出力抵抗33によるダンピングがおのずと働くためインダクタンスを調整するのみで済むが、コイル102に対してはダンピング抵抗103を並列に付加する必要がある。

【0124】しかし、上記の周波数特性の平坦化と帯域拡大を両立させた場合には、上記の抵抗103における共振エネルギー消費の影響から共振のQを低減して出力周波数帯域を十分に拡大することができない。図44に示す本発明の実施例においては、相互に接続した並列ピ

ーキング用のコイル74と直列ピーキング用のコイル102の、上記の相互接続されていない方の端子間に結合用のコンデンサ228を並列接続する。

【0125】コンデンサ228を介して既存の出力抵抗33にトランジスタ16の出力信号電流を流せることに加え、上記の直列共振のダンピングにも出力抵抗33を併用できることから、本実施例においては広帯域化が可能となる。また、直列ピーキング用のコイル102は図43の場合と同様に、図中の回路から一度外した後に、コイル74の出力抵抗33に接続されていない方の端子にトランジスタ16のコレクタを接続して、トランジスタ16のコレクタと出力端子5との間に直列挿入することもできる。

【0126】この場合にも、相互に接続した並列ピーキング用のコイル74と直列ピーキング用のコイル102の、上記の相互接続されていない方の端子間に結合用のコンデンサ228を並列接続することにより、上記と同様の効果が得られる。

【0127】さらには、図44に示した回路構成に加えて、コイル74と102の接続点と出力端子5の間にもう一つの直列ピーキング用コイルを直列に挿入することができる。その場合は、直列ピーキング用コイルを分割することに相当し、トランジスタ16のコレクタ側の寄生容量と負荷容量の比率に対応したピーキングの最適化が可能となる。

【0128】また図45に見られるように、ベースを交流的に接地してエミッタに信号を入力するベース接地トランジスタ3を、トランジスタ16の後段に挿入しても、同様の効果が得られることは述べるまでもない。

【0129】図46は、図27の実施例において、広帯域増幅回路の周辺を導体板LPにより遮蔽して、広帯域増幅回路からの不要輻射を抑制するようにした実施例を示す回路図であるので参照されたい。

【0130】以上、能動素子にトランジスタを用いて実施例を説明してきたがFET等の半導体素子や真空管等の任意の能動素子も適用可能であることは言うまでもない。また、各能動素子や電圧源、電流源の極性も反転可能であることも言うまでもない。

【0131】負荷に受像管を想定した場合には、モノクロームディスプレイや投写形ディスプレイ、オシロスコープに用いられる単色管や、カラーディスプレイ等に用いられ複数の駆動電極を有するカラー受像管、或いはプラズマ表示板や液晶表示板等の任意の表示素子の使用が可能である。

【0132】また、駆動電極としては、カソードや各グリッド、アノード等の信号の入力されるあらゆる種類の電極が考えられる。さらに、本発明の実施例は、受像管に限らず任意の負荷を駆動する一般の広帯域信号増幅回路や信号を扱う任意の信号処理回路への適用が可能である。

【0133】

【発明の効果】以上に述べたように、本発明によれば、消費電力を増大することなく大振幅広帯域信号の出力が可能な広帯域増幅回路を提供することができる。従って、本発明を用いることにより、CAD/CAM用のコンピュータディスプレイ等に適用可能な帯域50MHzから300MHz程度、出力振幅30Vから50V程度の広帯域大振幅な受像管駆動回路を、消費電力を抑えた小規模の回路形態により実現することができる。そのため、増幅回路全体のシールド板で覆い遮蔽することが容易となり、不要放射の低減が図れる。

【図面の簡単な説明】

【図1】本発明の広帯域増幅回路の基本的な考え方を示す回路図である。

【図2】従来の容量性負荷駆動回路を示す回路図である。

【図3】本発明の参考例を示す回路図である。

【図4】本発明の他の参考例を示す回路図である。

【図5】本発明の別の基本参考例を示す回路図である。

【図6】本発明の他の基本参考例を示す回路図である。

【図7】本発明の更に別の基本参考例を示す回路図である。

【図8】本発明の実用的な参考例を示す回路図である。

【図9】本発明の参考例に用い得る各種の素子及び回路を示す回路図である。

【図10】本発明の更に他の参考例の骨格を示す回路図である。

【図11】本発明の実用的な参考例を示す回路図である。

【図12】本発明の別の実施例の骨格を示す回路図である。

【図13】本発明の実用的な参考例を示す回路図である。

【図14】本発明の参考例としての広帯域増幅回路において用いるピーキング用コンデンサの具体例を示す回路図である。

【図15】本発明の参考例としての広帯域増幅回路において用いる別のピーキング用コンデンサの具体例を示す回路図である。

【図16】本発明の参考例としての広帯域増幅回路において用いる他のピーキング用コンデンサの具体例を示す回路図である。

【図17】本発明の一実施例を示す回路図である。

【図18】本発明の実用的な実施例を示す回路図である。

【図19】本発明の別の一実施例を示す回路図である。

【図20】本発明の他の実施例の骨格を示す回路図である。

【図21】本発明の実用的な実施例を示す回路図である。

【図22】本発明の別の実施例の骨格を示す回路図である。

【図23】本発明の実用的な実施例を示す回路図である。

【図24】本発明の実施例の効果を示す特性図である。

【図25】本発明の他の実施例の骨格を示す回路図である。

【図26】本発明の実用的な実施例を示す回路図である。

【図27】本発明の更に別の実施例の骨格を示す回路図である。

【図28】本発明の実用的な実施例を示す回路図である。

【図29】本発明の更に他の実施例の骨格を示す回路図である。

【図30】本発明の更に他の実施例の骨格を示す回路図である。

【図31】本発明の更に他の実施例の骨格を示す回路図である。

【図32】本発明の更に他の実施例の骨格を示す回路図である。

【図33】本発明の更に他の実施例の骨格を示す回路図である。

【図34】本発明の実用的な実施例を示す回路図である。

【図35】本発明の更に別の実施例の骨格を示す回路図である。

【図36】本発明の更に別の実施例の骨格を示す回路図である。

【図37】本発明の実用的な実施例の骨格を示す回路図である。

【図38】本発明の別の実施例の骨格を示す回路図である。

【図39】本発明の実用的な実施例を示す回路図である。

【図40】本発明の実用的な実施例を示す回路図である。

【図41】本発明のなお更に別の実施例の骨格を示す回路図である。

【図42】本発明のなお更に別の実施例の骨格を示す回路図である。

【図43】従来のエミッタ接地増幅回路を示す回路図である。

【図44】本発明の実施例を示す回路図である。

【図45】本発明の実施例を示す回路図である。

【図46】本発明の他の実施例を示す回路図である。

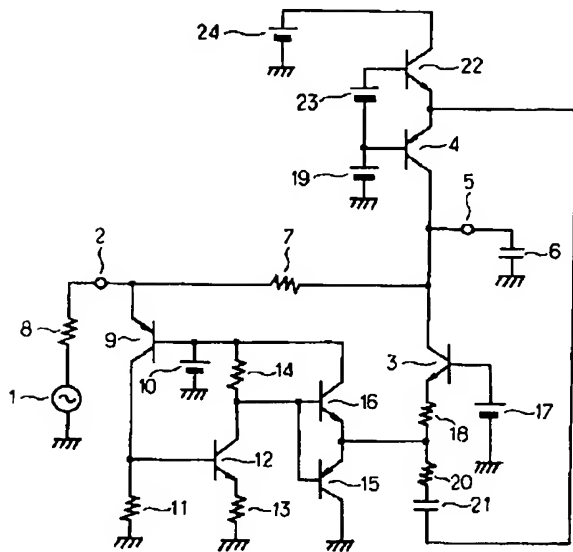
【図47】各極性のトランジスタとFETとの対応した回路を示す回路図である。

【符号の説明】

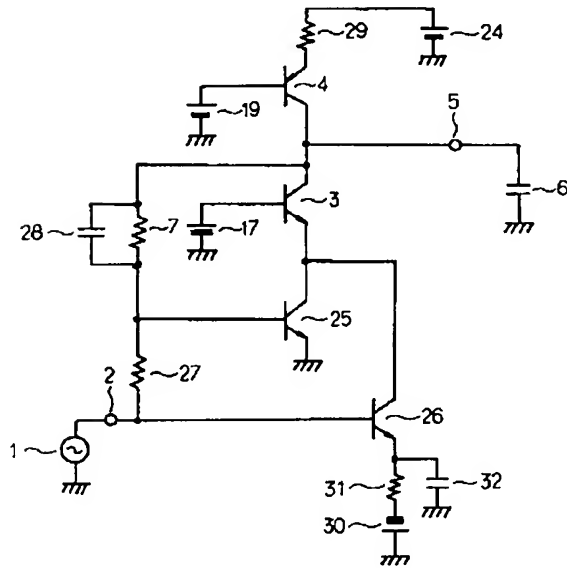
1…信号電圧源、2…入力端子、3…出力トランジスタ

(NPN)、4…出力トランジスタ (PNP)、5…出力端子、6…負荷容量、7…帰還インピーダンス。

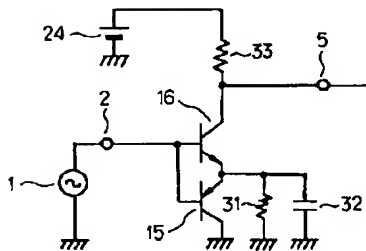
【図 1】



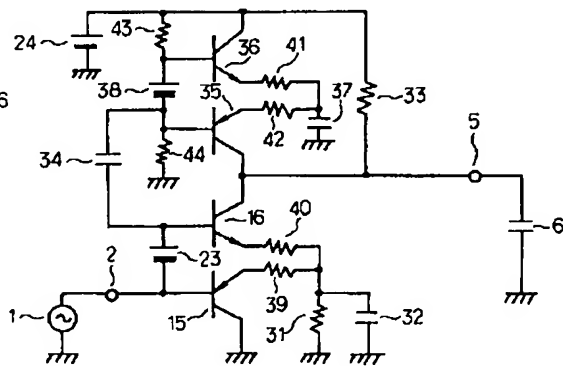
【図 2】



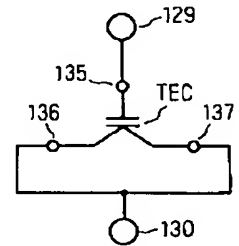
【図 3】



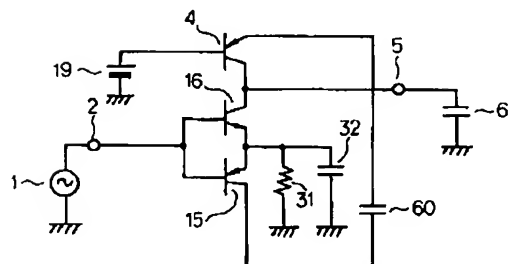
【図 4】



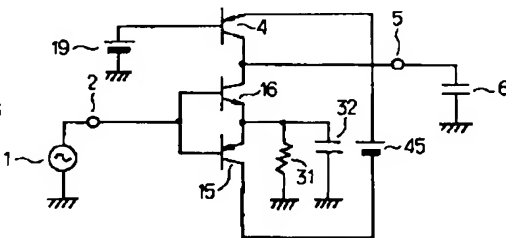
【図 16】



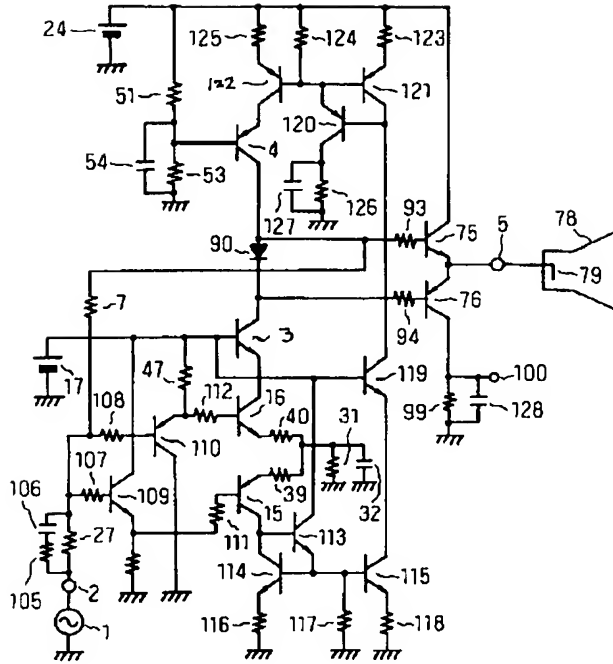
【図 5】



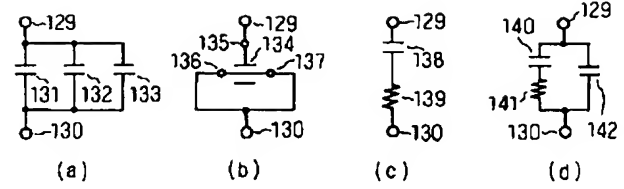
【図 6】



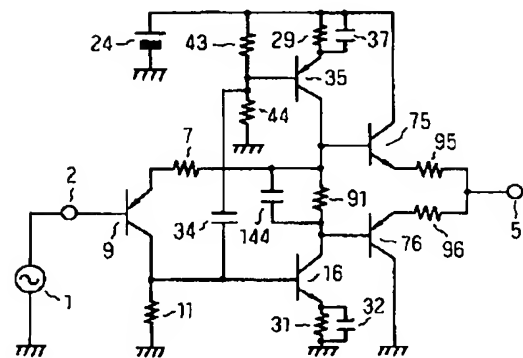
【図 13】



【図 14】

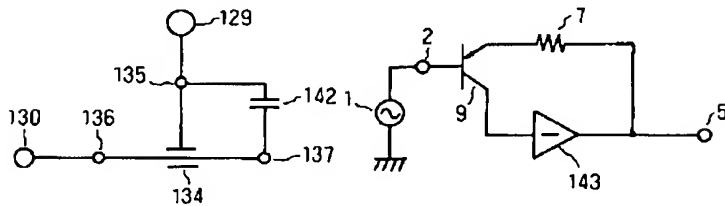


【図 18】



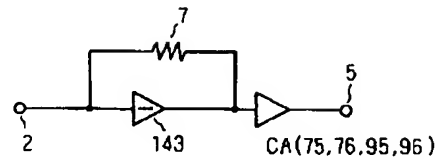
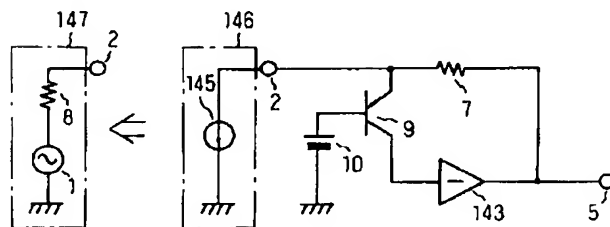
【図 15】

【図 17】

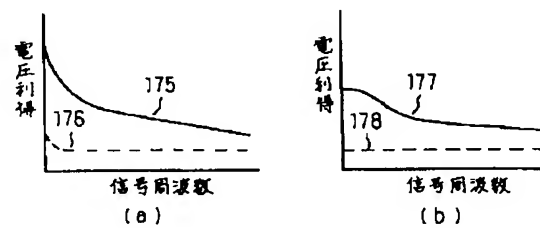


【図 19】

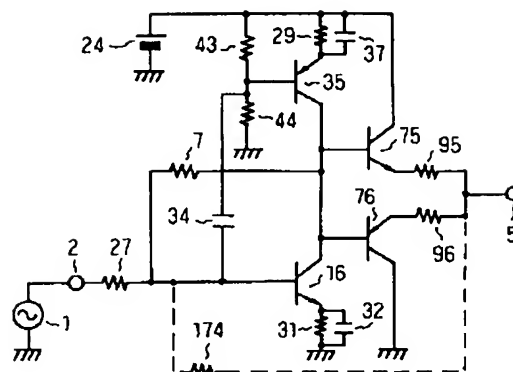
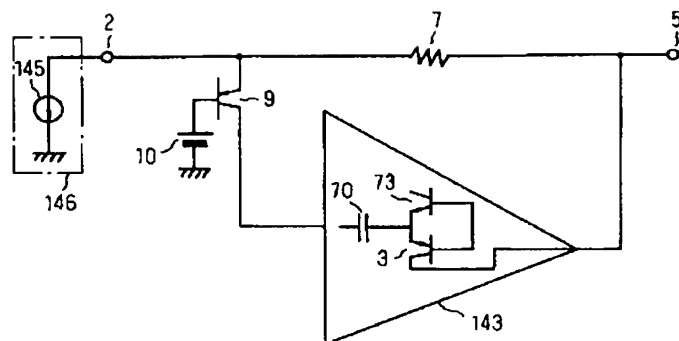
【図 22】



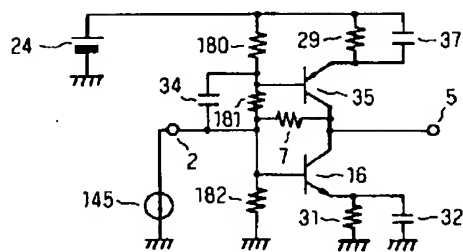
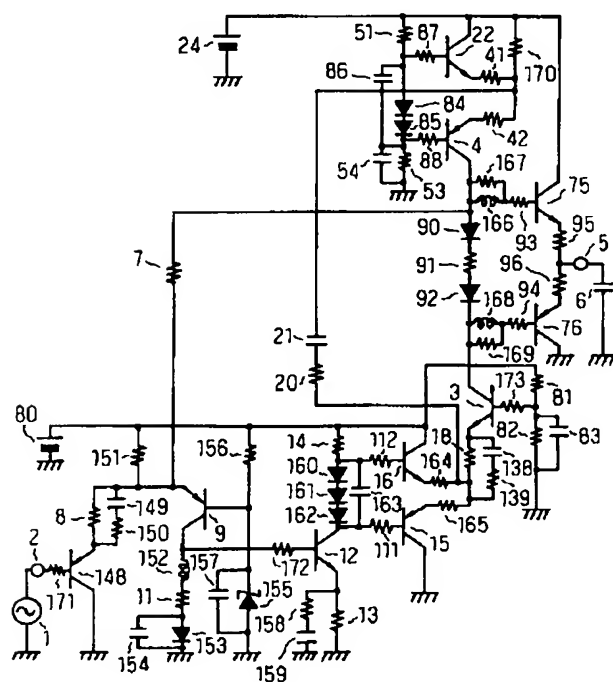
【図 24】



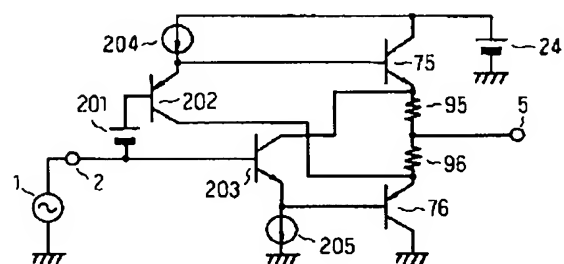
【图 23】



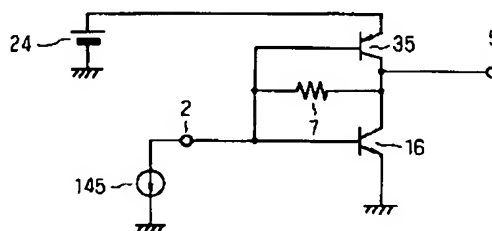
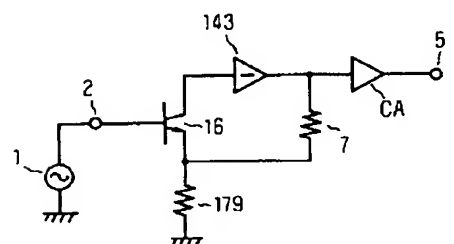
【図 28】



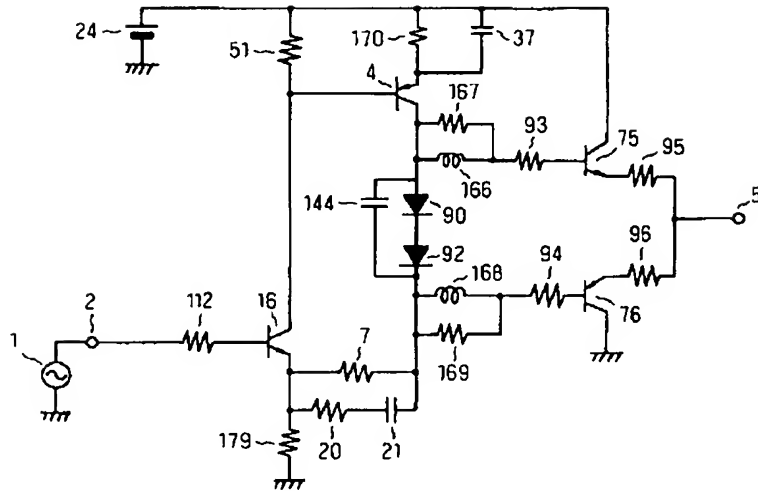
【図 3 5】



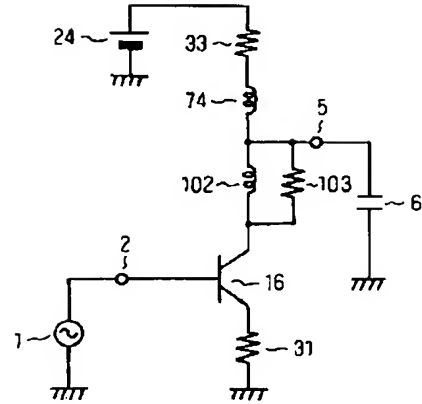
【图 27】



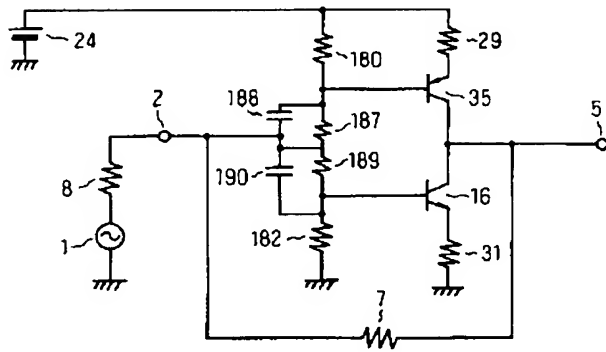
【図 26】



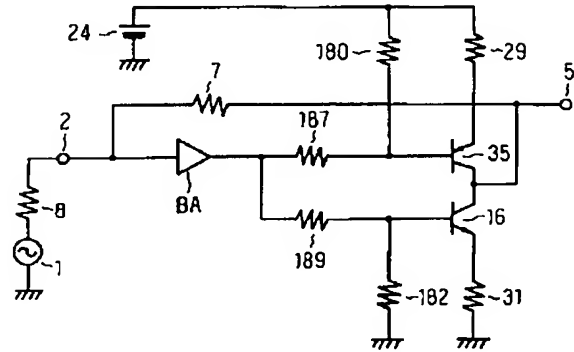
【図 43】



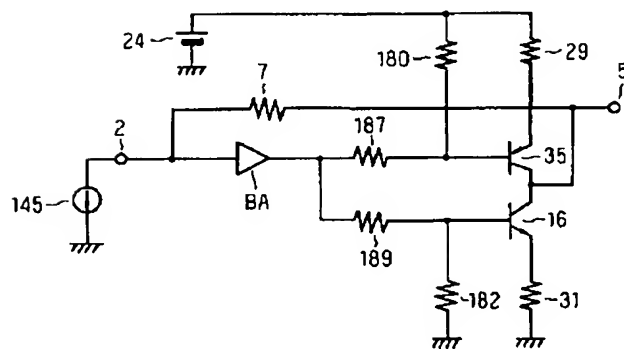
【図 29】



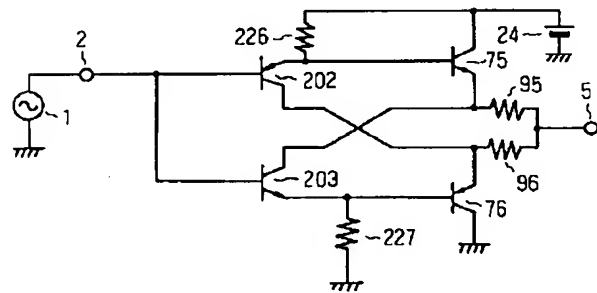
【図 30】



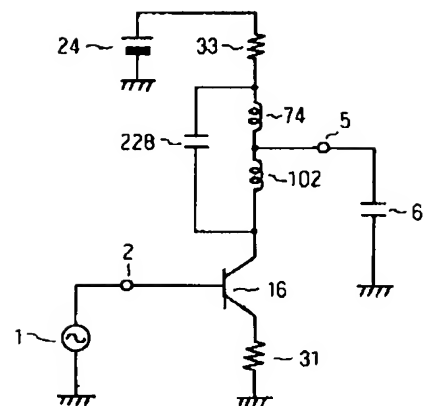
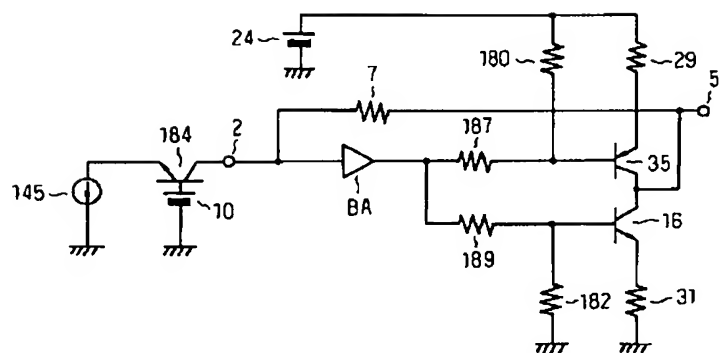
【図 31】



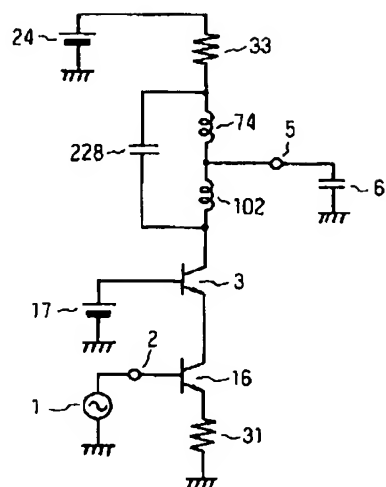
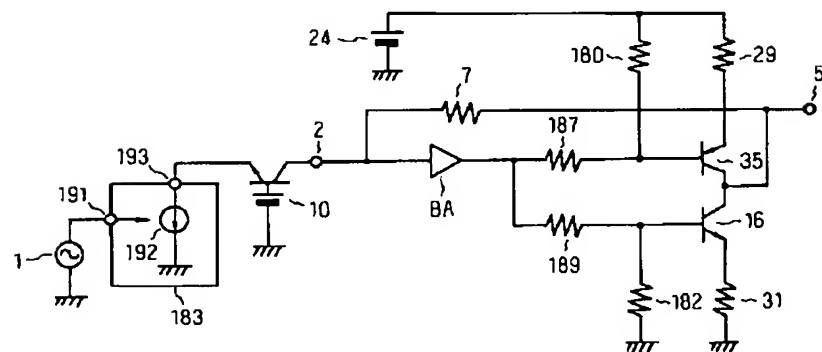
【図 36】



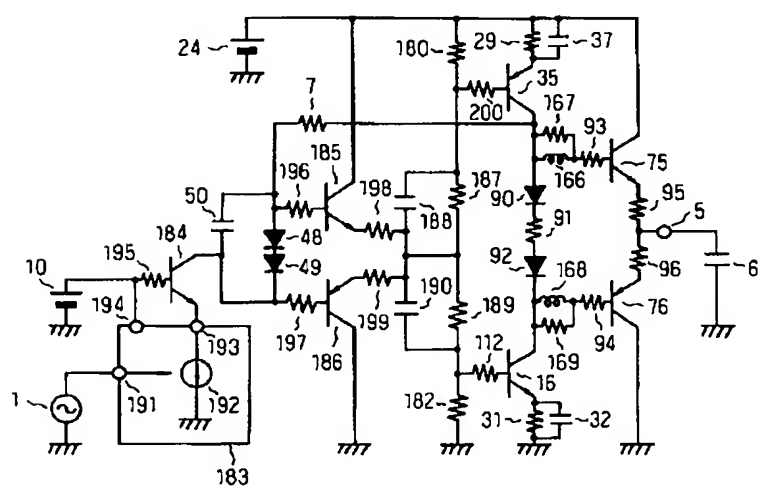
【图 4-4】



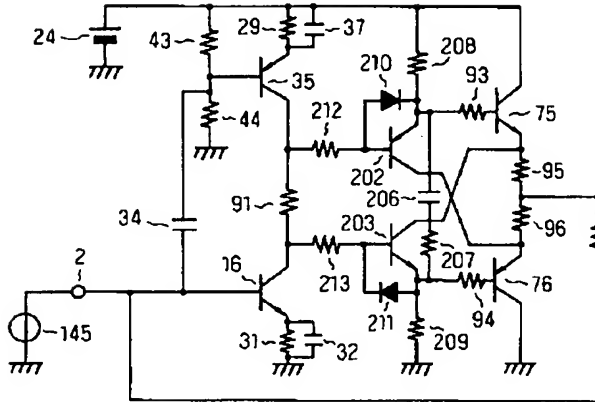
【図45】



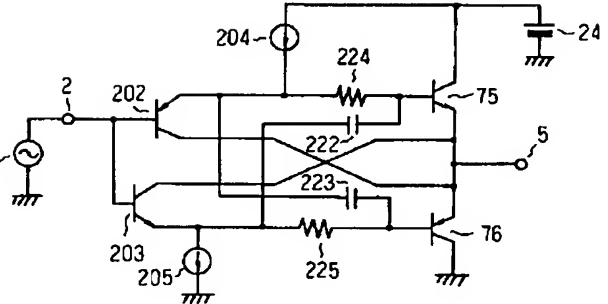
【図 3 4】



【図 37】

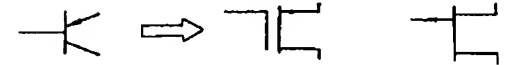
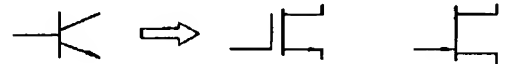


【図 38】

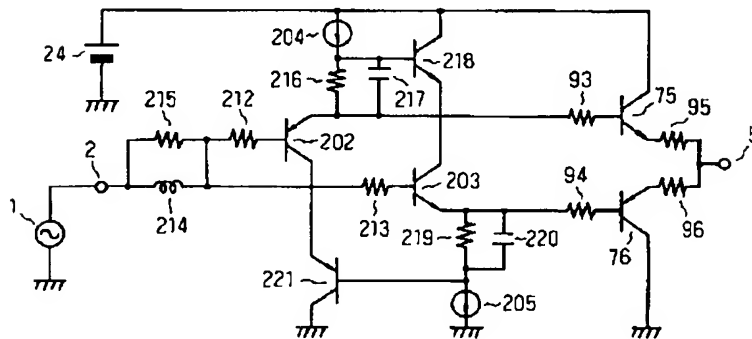


【図 47】

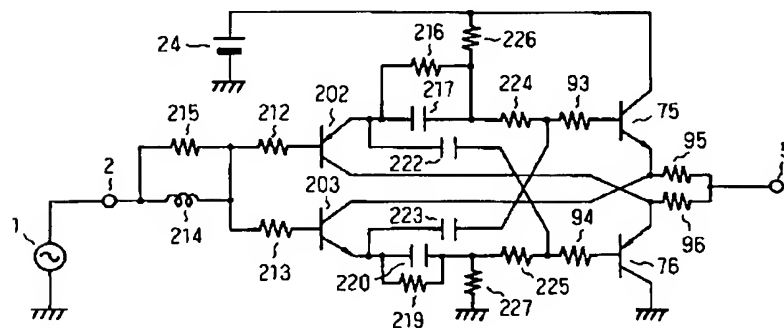
トランジスタ

MOS形
FET接合形
FET

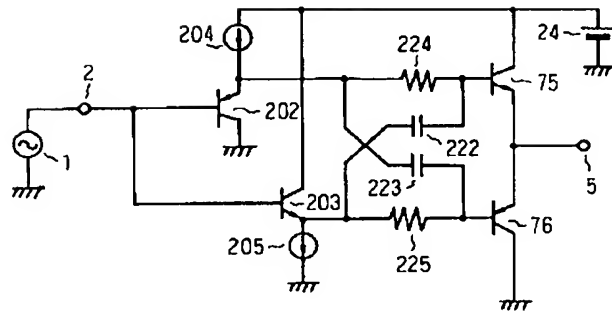
【図 39】



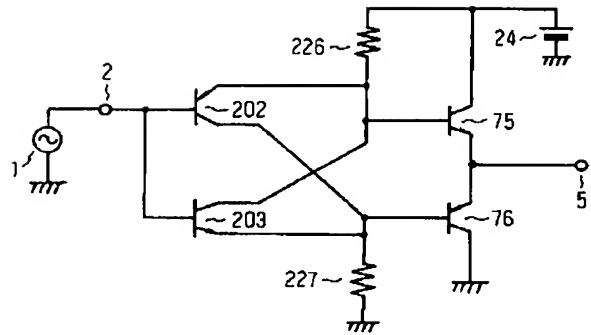
【図 40】



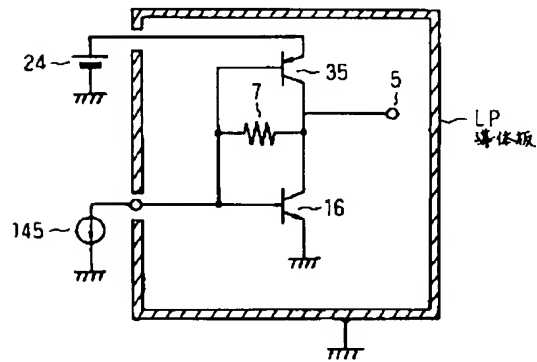
【図41】



【図42】



【図46】



フロントページの続き

(72)発明者 大沢 通孝
 神奈川県横浜市戸塚区吉田町292番地 株
 式会社日立製作所映像メディア研究所内